参考文献

Application Note

AM263 到 AM263P 迁移概述

Ralph Jacobi

摘要

本应用手册介绍德州仪器 (TI) AM263 和 AM263P 微控制器之间的差异，详细说明了 AM263P 提供的新特性以及从 AM263 迁移到 AM263P 时需要考虑的事项。为了完成应用迁移，这里还介绍了硬件和软件的更改。本文档提供了这两款器件之间特性差异的完整列表。但是，这些详细信息涉及特性层面，如需每个特性的性能或使用方面的特定信息，请参阅器件特定的数据表、技术参考手册或软件用户指南。两款器件之间相同的特性也包含在*器件比较*表中。

内容

1 AM263 和 AM263P 之间的特性差异.....2
2 系统特性差异注意事项.....3
2.1 AM263P 中的新特性.....3
2.2 存储器子系统差异.....3
2.3 CONTROLSS 模块差异.....4
2.4 QSPI/OSPI 模块差异.....4
2.5 硬件安全模块差异.....5
2.6 硬件差异.....5
3 AM263 和 AM263P SDK 之间的软件更改.....6
4 AM263P 中的勘误修复列表.....8

商标

所有商标均为其各自所有者的财产。

English Document: SPRADB3
Copyright © 2023 Texas Instruments Incorporated

1 AM263 和 AM263P 之间的特性差异

器件比较从特性层面对超集 AM2634 和 AM263P4 器件进行了比较。

表 1-1. 器件比较

特性	参考名称	AM2634	AM263P4
处理器和加速器			
Arm Cortex-R5F	R5FSS	4	4
三角函数加速器	TMU	无	有
硬件安全模块	HSM	有	有
加密加速器	安全性	有	有
程序和数据存储			
片上共享存储器 (RAM)	OCSRAM	等级 N：1MB 等级 O/P：2MB	等级 N：2MB 等级 O/P：3MB
R5F 紧耦合存储器 (TCM)	TCM	高达 256KB[9]	高达 512kB[10]
通用存储器控制器	GPMC	4MB	无
外设			
模块化控制器局域网接口	MCAN	4	8
完整 CAN-FD 支持	MCAN	4	8
通用 I/O	GPIO	高达 139	高达 140
串行外设接口	SPI	5	8
通用异步接收器/发送器	UART	6	6
本地互连网络	LIN	5	5
内部集成电路接口	I2C	4	4
模数转换器	ADC	3[1] 或 5[2]	3[3] 或 5[4]
旋转变压器 (ADC12B3M)	RDC	无	0[7] 或 2[8]
	ADC	无	0[7] 或 2[8]
比较器模块：	CMPSS	12[1] 或 20[2]	12[3] 或 20[4]
数模转换器	DAC	1	1
可编程实时单元子系统[5]	PRU-ICSS	0 或 1	0 或 1
工业通信子系统支持[6]	PRU-ICSS	可选	可选
千兆位以太网接口	CPSW	2	1[8] 或 2[7]
多媒体卡/安全数字接口	MMCSD	1	1
增强型高分辨率脉宽调制器模块	EHRPWM	16[1] 或 32[2]	16[3] 或 32[4]
增强型捕获模块	ECAP	5[1] 或 10[2]	8[3] 或 16[4]
增强型正交编码器脉冲模块	EQEP	2[1] 或 3[2]	2[3] 或 3[4]
Σ-Δ 滤波器模块	SDFM	1[1] 或 2[2]	1[3] 或 2[4]
快速串行接口	FSI	4 个 FSI_RX + 4 个 FSI_TX	4 个 FSI_RX + 4 个 FSI_TX
四通道/八通道 SPI 闪存接口	QSPI/OSPI	QSPI	OSPI[11]
实时中断	RTI	4	8
窗口化看门狗计时器	WWDT	4	4

(1) AM263 的标准模拟配置包含 3 个 ADC、16 个 EHRPWM、5 个 eCAP、2 个 EQEP、1 个 SDFM、12 个 CMPSS
(2) AM263 的增强型模拟配置包含 5 个 ADC、32 个 EHRPWM、10 个 eCAP、3 个 EQEP、2 个 SDFM、20 个 CMPSS
(3) AM263P 的标准模拟配置包含 3 个 ADC、16 个 EHRPWM、8 个 eCAP、2 个 EQEP、1 个 SDFM、12 个 CMPSS
(4) AM263P 的增强型模拟配置包含 5 个 ADC、32 个 EHRPWM、16 个 eCAP、3 个 EQEP、2 个 SDFM、20 个 CMPSS
(5) 当选择包括特性代码 D、E、F、K、L、M 或 N 的可订购器件型号时，可以使用可编程实时单元子系统。有关所有特性代码的定义的命名规则说明表，请参阅器件数据表。
(6) 当选择包括特性代码 D、E、F、K、L、M 或 N 的可订购器件型号时，可以使用工业通信子系统支持。有关所有特性代码的定义的命名规则说明表，请参阅器件数据表。
(7) 仅适用于采用 ZCZ-C 封装的器件，特殊特性代码为 C。有关所有特性代码的定义的命名规则说明表，请参阅器件数据表。
(8) 仅适用于采用 ZCZ-S 封装的器件，特殊特性代码为 F 或 S。有关所有特性代码的定义的命名规则说明表，请参阅器件数据表。
(9) 每个 R5FSS 集群支持 128KB 的紧耦合存储器 (TCM)。当配置为单核或锁步操作模式时，各个内核可以利用整个 128KB 的 TCM 存储器，而在双核模式下，每个内核只可利用其指定的一半大小 (64KB TCM)。
(10) 每个 R5FSS 集群支持 256KB 的紧耦合存储器 (TCM)。当配置为单核或锁步操作模式时，各个内核可以利用整个 256KB 的 TCM 存储器，而在双核模式下，每个内核只可利用其指定的一半大小 (128KB TCM)。
(11) AM263P 器件的八通道 SPI (OSPI) 闪存接口可以支持四通道 SPI (QSPI) 闪存器件。节 2.4 中介绍了 AM263 QSPI 和 AM263P OSPI 接口之间的差异。

Copyright © 2023 Texas Instruments Incorporated

2 系统特性差异注意事项

本节概述从 AM263 迁移到 AM263P 时模块的差异和新增特性。

2.1 AM263P 中的新特性

本节概述了 AM263P 新增的外设。

2.1.1 旋转变压器外设

AM263P 的某些型号配备了旋转变压器外设，该外设提供两个带有专用 ADC 的旋转变压器数字转换器 (RDC)。该特性包含在采用 ZCZ-S 封装的 AM263P 器件中，并具有特殊特性代码 F 或 S。有关特性代码的详细信息，请参阅器件特定数据表中的*器件命名约定表*。

旋转变压器数字转换器可以处理来自 ADC 的传入数字数据，以估算转子的角度和角速度。RDC 能够生成频率为 5KHz/10KHz/20KHz 的激励正弦 PWM（具有可配置的振幅和相位），并可跨正弦/余弦通道同步采样。偏移、增益和相位校正、解调以及角度和/或速度输出均以与激励频率相同的速率完成。RDC 还针对可用于改进安全性的应用提供安全诊断和观察数据。

如果不使用旋转变压器，则可以将关联的专用 SAR ADC 配置为通用 ADC，此类 ADC 具有四个通道，每个通道具有 12 位分辨率和 3MSPS 采样速率。这些 ADC 模块也没有相关的比较器子系统。

2.1.1.1 从软件旋转变压器迁移到硬件旋转变压器

对于 AM263 器件，可以利用五个带有比较器子系统的 ADC 模块（12 位/4MSPS）实现基于软件的旋转变压器系统。

对于 AM263P，添加了两个额外的 ADC 模块（12 位/3MSPS，无比较器子系统）来直接连接其集成式旋转变压器外设。这是对五个具有比较器子系统的相同 ADC 模块（仍在使用）的补充。添加的这些 ADC 模块可用于连接两个并行的硬件旋转变压器通道。然后，旋转变压器子系统硬件与电机控制 PWM 信号精确同步，从而优化电机控制环路延迟。

2.1.2 三角函数加速器

所有 AM263P 器件的每个 R5F 内核都配有三角函数加速器 (TMU)。该硬件加速器可通过加快常用三角函数和算术运算的执行速度来扩展 R5F 的功能。表 2-1 提供了 TMU 中可用指令的列表。

表 2-1. TMU 中已实现指令的列表

指令名称	说明
SINPUF32	返回输入值的正弦
COSPUF32	返回输入值的余弦
ATANPUF32	返回输入值的正切
QUADF32	返回 X 和 Y 输入的象限值和比率，都以标幺值形式提供。
IEXP2F32	返回输入值的反指数
LOG2F32	返回输入值以 2 为底的对数

2.1.3 远程 L2 高速缓存

所有 AM263P 器件的每个 R5F 内核现在都有一个集成式远程 L2 (RL2) 高速缓存控制器，可用于保留系统存储器以高速缓存数据。由于它使用系统存储器，因此 RAM 具有 EEC 保护。该存储器的结构支持高速缓存 4096 行，行大小为 32 字节。高速缓存行可由软件编程，可支持 8KB、16KB、32KB、64KB 或 128KB 的大小。

此特性的主要用例是将通常存储在闪存存储器中的系统数据高速缓存到 SoC 存储器系统中，以提高处理性能。由于 RL2 使用系统存储器，因此必须配置访问保护来保护其内容，以免错误地更改系统数据。有关更多信息，请参阅 *AM263P 技术参考手册*。

2.2 存储器子系统差异

AM263P 对存储器模块进行了三项更改。首先是可用紧耦合存储器 (TCM) 从 64kB 增加到 256kB。其次是片上 RAM (SRAM) 总量从 2MB 增加到 3MB。

English Document: SPRADB3
Copyright © 2023 Texas Instruments Incorporated

最后一项更改是为外部存储器添加了一个远程 L2 (RL2) 高速缓存，每个 CPU 内核可编程多达 128KB。该 RL2 高速缓存使用户能够将系统闪存高速缓存到 SoC 存储器系统中。有关此特性的完整详细信息，请参阅 *AM263P 技术参考手册* 的*远程 L2 高速缓存* 子章节。

2.3 CONTROLSS 模块差异

2.3.1 ADC 特性差异和新增特性

AM263Px 使用 4 类 ADC 后处理块 (PPB)。与 AM263x 3 类 ADC PPB 相比，这可支持以下附加特性：

- 外部通道选择 - 为每个 ADC 模块提供两个 ADCxEXTMUX 信号。这些信号可与外部模拟多路复用器结合使用以控制通道选择，从而将多个模拟信号路由到单个 ADC 通道。
- 中继器块 – 启用固定数量的重复转换，这些转换可用于过采样、欠采样、相位延迟和采样扩展。
- 过采样 - PPB 中增加的硬件支持平均值计算和最小/最大采样检测，可在过采样时使用。这些特性可用于峰值检测和异常值去除等应用。
- 同步 – 来自硬件或软件的同步输入允许同步不同 ADC 模块上的 PPB。
- 全局软件触发 – 这可用于通过来自 *CONTROLSS_GLOBAL_CTRL* 寄存器的 single-bit 写入来触发多个 ADC SOC 转换。

2.3.2 ADC 安全逻辑块添加

AM263Px 添加了 12 个 ADC 安全逻辑块和 1 个 ADC 安全事件聚合器以支持冗余采样，从而实现安全校验器功能。安全逻辑块允许将来自多个 ADC 模块的 ADC 转换结果相互比较，以保持一致性。事件聚合器跟踪每次检查的结果，并可针对溢出事件和超出编程容差的测量值生成跳闸事件。

2.3.3 ADC_R 模块添加

为了支持 AM263P 器件中的旋转变压器外设，添加了两个额外的 SAR ADC 模块：ADC_R0 和 ADC_R1。在不使用旋转变压器的应用中，可以将这些 ADC 配置为通用 ADC。每个 ADC 都有 4 个 12 位分辨率的通道。ADC_R0-1 与 ADC0-4 之间最显著的差异在于：ADCR0-1 的最大采样速率为 3MSPS，而 ADC0-4 的最大采样速率为 4MSPS，并且 ADCR0-1 不包含比较器子系统，而每个 ADC0-4 模块包含。这些额外的 ADC 受益于 4 类 ADC 后处理块，这些后处理块是 AM263P ADC0-4 模块的一项改进。

2.4 QSPI/OSPI 模块差异

AM263P 器件配备八通道 SPI (OSPI) 接口，取代了 AM263 器件的四通道 SPI (QSPI) 接口。通过这个新接口，可以连接到八通道和四通道 SPI 闪存存储器。为了连接到 OSPI 闪存存储器单元，该接口支持四条额外的数据线、一个额外片选以及可用作数据选通或环回时钟输入的 DQS 引脚。它还包括两个用于外部 SPI 器件的复位输出和一个用于外部 ECC 故障指示的输入。

English Document: SPRADB3
Copyright © 2023 Texas Instruments Incorporated

数据访问方面的操作也发生了重大变化。AM263 QSPI 接口使用串行闪存接口 (SFI) 存储器映射块来处理寻址和数据访问，该接口的最大大小限制为 8MB，用于支持外部闪存。相比之下，新的 AM263P OSPI 外设不使用存储器映射接口块，而是通过数据目标接口处理直接和间接数据访问。通过这项更改，存储器地址的上限已增加至 128MB。

由于这些接口之间的数据访问存在差异，因此它们与软件不兼容，任何 AM263 到 AM263P 的迁移都需要对 QSPI/OSPI 接口进行软件更新，即使 AM263P OSPI 总线仅用作 QSPI 总线也是如此。

下面提供了这些接口之间特性差异的简表。有关更多详细信息，请参阅器件特定的技术参考手册。

特性	AM263 四通道 SPI	AM263P 八通道 SPI
数据线个数	4	8
片选线个数	1	2
外部器件复位	不适用	有，2 个输出
数据选通	不适用	有
ECC 故障指示器	不适用	有，1 个输入
数据访问	仅通过 SFI 存储器映射接口进行数据访问	支持直接和间接访问
每个片选支持的最大外部闪存	8MB	128MB
opTI Flash 支持		
XIP	无	有
启动加速	无	有
FOTA 加速	无	有

2.5 硬件安全模块差异

AM263P 器件对硬件安全模块 (HSM) 进行了两项改动。首先，HSM 的专用 RAM 从 AM263 器件上的 192kB 增加到 AM263P 器件上的 256kB。

其次，AM263P 器件默认启用 HSM 看门狗计时器 (WDT)。完成此项改动后，HSM WDT 的默认时钟源已更改为 RCCLK10M，默认超时设置为 25 毫秒。

2.6 硬件差异

2.6.1 通过 ANALDO 为 VPP 供电

借助 AM263P，可以使用 ANALDO 输出连接到 VPP 电压轨来为 VPP 供电，而无需外部 LDO。利用这一附加功能，可以通过从硬件设计中去除 VPP LDO 来降低 BOM 成本。

English Document: SPRADB3
Copyright © 2023 Texas Instruments Incorporated

图 2-1 说明了如何进行连接。对于需要支持 AM263 器件的电路板，可以根据需要添加一条路径来支持 LDO。

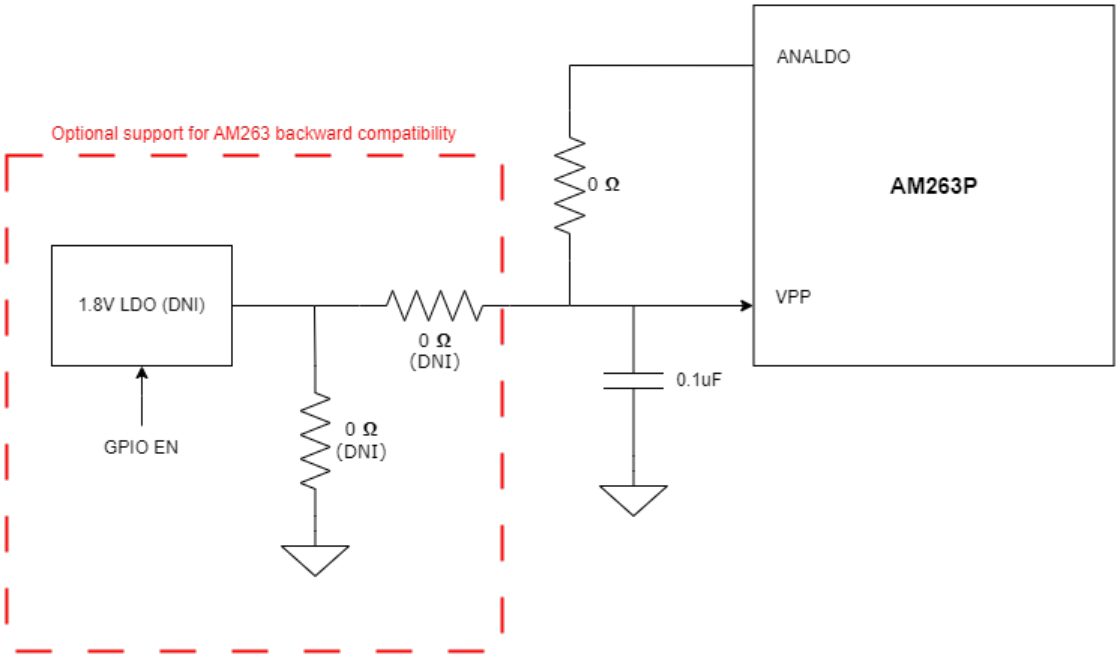

图 2-1. 示例原理图

3 AM263 和 AM263P SDK 之间的软件更改

元件	AM263	AM263P
ADC	IP 3 类 驱动程序 v1	新硬件特性现在支持 IP 4 类。 SDK 包括适用于 4 类新增特性的驱动程序 (v2)、文档、单元测试和 SDK 示例。 4 类新增特性包括： • DMA 触发器（新增特性） • SOC 触发器（新增特性） • 触发中继器块（新特性集） • PPB 聚合器（新特性集） • 外部通道选择 • 开路短路检测（新特性）
ADC 安全、 ADC 安全聚合器	不适用	新的硬件特性。 SDK 包含有关以下特性的驱动程序 (V0)、文档、单元测试和示例： • 与大多数 ADC 模块（3MSPS 或 ADC-R 模块除外）中的任意 2 个选定结果进行比较。 • 在所有 ADC 安全逻辑块中达到一个或多个阈值时使用中断
旋转变压器	不适用	新的硬件特性。 SDK 包含有关以下特性的驱动程序 (V0)、文档、单元测试和示例： • 序列发生器模式，可支持单电机单核、单电机锁步内核和双电机双核配置。 • 演示安全诊断特性。 随附的示例提供了 Track2 环路的软件实现。
Σ-Δ 滤波器模块 (SDFM)	IP 2.1 类 驱动程序 v0	无硬件更改。 提供的其他 SDK 示例： • 针对 SDFM 数字滤波器中断重新置位问题的权变措施 • SDFM-ECAP 环回示例

Copyright © 2023 Texas Instruments Incorporated

元件	AM263	AM263P
SoC 驱动程序 - ControlSS CTRL	不适用	新的硬件特性。 SDK 包含有关以下特性的驱动程序、文档、单元测试和示例： • 动态时钟门控 • 如何配置 EPWM 以使用 WLINK
跳闸和同步 XBAR	不适用	新的硬件特性。 SDK 包含有关以下特性的驱动程序、文档、单元测试和示例： • 新的 XBAR - EXTCHSEL、EQEP SOCAB XBAR、XBAR 的新组 • XBAR 时钟门控
Opti-Flash • FLC • RL2 • RAT	不适用	新的硬件特性。 SDK 包含有关以下特性的驱动程序 (V0)、文档、单元测试和示例： • 有关如何配置新特性的 RL2 示例 • 早期 CAN 响应的 FLC 示例
OSPI	QPSI	新的硬件特性。 SDK 包含有关以下特性的驱动程序 (V0)、文档、单元测试和示例： • 闪存诊断示例 • 闪存 DMA 示例 • 闪存 IO 示例 • 使用两个片选引脚 还通过在内部使用 OSPI 的闪存 API 来支持 QSPI，但从 AM263 转换到 AM263P 时需要软件更新。
SBL OSPI	SBL QSPI	为 AM263P 提供了 SBL-OSPI
就地执行 (XIP) 支持	不适用	新的硬件特性。 启用 XIP 功能不需要专用驱动程序。 借助 AM263P 中提供的 XIP 功能，可以按每个应用更改启动流程以利用 XIP。
固件无线更新 (FOTA)	不适用	新的硬件特性。 SDK 包含驱动程序 (V0)、文档和单元测试。
实时加密和身份验证 (OTFA)	不适用	新的硬件特性。 SDK 包含驱动程序 (V0)、文档和单元测试
智能布局	不适用	新的编译器支持。 之所以开发这项特性，是因为 Sitara 微控制器具有不同的存储器级别，并且内核与外设之间的延时不断变化。 智能布局会根据使用频率进行严格分配，从而将函数和链接器放置的其他对象分配到不同的存储器中，以尽可能减少性能下降。 这一新特性一经发布，除 AM263P 外，还可用于其他 Sitara 微控制器 SoC。
基于函数调用的布局	不适用	新的编译器支持。 此特性是智能布局的一部分，旨在提高启动加速的关键用法的性能。但是，这可以应用于任何启动代码。 它的工作原理是将启动代码函数和数据按执行顺序分组到可以使用快速本地复制 (FLC) 硬件加速器进行编程的地址区域中。 这一新特性一经发布，除 AM263P 外，还可用于其他 Sitara 微控制器 SOC。

Copyright © 2023 Texas Instruments Incorporated

4 AM263P 中的勘误修复列表

表 4-1 完整列出了 AM263 中的勘误项，并概述了 AM263 修订版本 1.1 或 AM263P 修订版本 1.0 中修复的问题。有关勘误项的完整详细信息，请参阅 AM263x Sitara™ 微控制器器件修订版本 1.0A、1.1。

表 4-1. AM263/AM263P 勘误修复

模块	说明	受影响的器件修订版本		
		AM263x		AM263P
		1.0A	1.1	1.0
时钟	i2324 - GCM 和 GCD 状态信号之间不存在同步器	存在	存在	存在
QSPI	i2364 - QSPI：在存储器映射模式下不支持访问超过 8MB 的地址	存在	存在	新的 OSPI 模块可支持超过 8MB 的地址
VDDA	i2348 - VDDA1V8 静态功率泄漏	存在	修复	修复
ADC	i2346 - 在奇数和偶数通道之间切换时 ADC 结果出现错误	存在	修复	修复
ADC	i2347 - ADC 的 VREF 电流消耗在上电时是随机的	存在	修复	修复
ADC	i2349 - 断电时 ADC VrefHi 负载增加	存在	修复	修复
CONTROLSS	i2352 - CONTROLSS-SDFM：动态更改阈值设置（LLT、HLT）、滤波器类型或 COSR 设置将触发虚假比较器事件	存在	存在	存在
CONTROLSS	i2353 - CONTROLSS-SDFM：动态更改数据滤波器设置（例如滤波器类型或 DOSR）将触发虚假数据响应事件	存在	存在	存在
CONTROLSS	i2354 - CONTROLSS-SDFM：在三个 SD 调制器时钟周期内对 SDCPARMx 寄存器位字段 CEVT1SEL、CEVT2SEL 和 HZEN 进行两次背对背写入可能会损坏 SDFM 状态机，从而导致虚假比较器事件	存在	存在	存在
CONTROLSS	i2355 - CONTROLSS-ADC：DMA 读取过时结果	存在	存在	修复
CONTROLSS	i2356 - CONTROLSS-ADC：如果未设置 INTxCONT（继续中断模式），中断可能会停止	存在	存在	存在
CONTROLSS	i2357 - CONTROLSS-ePWM：如果跳闸在消隐窗口结束时保持活动状态，则可能会发生 ePWM 干扰	存在	存在	存在
CONTROLSS	i2358 - CONTROLSS-ePWM：在消隐开始后的前 3 个周期内，消隐窗口不会过滤跳闸事件	存在	存在	存在
CONTROLSS	i2359 - CONTROLSS-CMPSS：当 DACSOURCE 设为 0 或重新配置为 1 时，预分频器计数器的行为与规范不同	存在	存在	存在
CONTROLSS	i2405 - 竞争条件 OUTPUT_XBAR 和 PWM_XBAR 导致事件丢失	存在	存在	存在
CPSW	i2345 - CPSW：如果 CPDMA 提取跨越存储器组的数据包，则会发生以太网数据包损坏	存在	存在	存在
CPSW	i2401 - 主机时间戳导致 CPSW 端口锁定	存在	存在	存在
CPSW	i2402 - 以太网到主机校验和卸载不起作用	存在	存在	修复
CPSW	i2329 - MDIO 接口损坏（CPSW 和 PRU-ICSS）	存在	修复	修复
CRC	i2386 - 不支持 CRC 8 位数据宽度以及 CRC8-SAE-J1850 和 CRC8-H2F 在 CAN 模块中的使用（如可能）	存在	存在	修复
DCC	i2395 - DCC 模块频率比较可报告错误结果	存在	存在	修复
GPMC	i2313 - GPMC：NAND 和 FPGA/FIFO 的低于 32 位读取问题	存在	存在	不适用
M4 ROM	i2403 - 在 HSSE 器件上不支持 SBL 冗余启动映像特性	不适用	存在	不适用
MBOX	i2404 - 邮箱寄存器中的竞争条件导致事件丢失	存在	存在	存在
McSPI	i2350 - 在“ABSYNC”模式下使用 EDMA 的 McSPI 数据传输在 32 位传输后停止	存在	存在	修复
MSS_CTRL	i2392 - mem-init 捕获寄存器中的竞争条件导致事件丢失	存在	存在	存在
MSS_CTRL	i2394 - 中断和错误聚合器捕获寄存器中的竞争条件导致事件丢失	存在	存在	存在
R5FSS	i2374 - 如果 R5SS_CORE_CLK 的时钟频率与 R5FSS_CLK_SELECTED 频率不同，则 PBIST 失败	存在	存在	存在
SDFM	i2375 - 如果比较器事件仍处于活动状态并且正在选择数字滤波器路径（使用 SDCOMPxCTL.CEVTxDIGFILTSEL），则不会再次设置 SDFM 模块事件标志 (SDIFLG.FLTx_FLG_CEVTx)	存在	存在	修复
UART	i2310 - USART：错误地触发超时中断	存在	存在	存在
UART	i2311 - USART：虚假 DMA 中断	存在	存在	存在

Copyright © 2023 Texas Instruments Incorporated

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023，德州仪器 (TI) 公司