ISO772x EMC 性能优异的高速、增强型和基础型双通道数字隔离器

1 特性

- 100Mbps 数据速率
- 稳健可靠的隔离栅：
  - 在 1.5 kV_{RMS} 工作电压下预计寿命超过 100 年
  - 隔离等级高达 5000V_{RMS}
  - 浪涌能力高达 12.8kV
  - CMTI 典型值为 ±100kV/μs
- 宽电源电压范围：2.25V 至 5.5V
- 2.25V 至 5.5V 电平转换
- 默认输出*高电平* (ISO772x) 和*低电平* (ISO772xF) 选项
- 宽温度范围：–55°C 至 +125°C
- 低功耗，1Mbps 时每通道的电流典型值为 1.7mA
- 低传播延迟：11ns（典型值）
- 优异的电磁兼容性 (EMC)
  - 系统级 ESD、EFT 和浪涌抗扰性
  - 在整个隔离栅具有 ±8kV IEC 61000-4-2 接触放电保护
  - 低干扰 (EMI)
- 宽体 SOIC（DW-16、DWV-8）和窄体 SOIC (D-8) 封装选项
- 提供汽车版本：*ISO772x-Q1*
- 安全相关认证
  - DIN EN IEC 60747-17 (VDE 0884-17)
  - UL 1577 组件认证计划
  - IEC 61010-1、IEC 62368-1、IEC 60601-1 和 GB 4943.1 认证

2 应用

- 工业自动化
- 电机控制
- 电源
- 光伏逆变器
- 医疗设备

3 说明

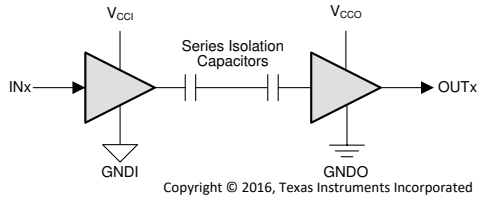
ISO772x 器件是一款高性能双通道数字隔离器，可提供符合 UL 1577 标准的 5000V_{RMS}（DW 和 DWV）和 3000V_{RMS}（D 封装）隔离额定值。该系列包含的器件具有符合 VDE、CSA、TUV 和 CQC 标准的增强绝缘等级。ISO7721B 器件专为仅需要基础型绝缘等级的应用而设计。

在隔离互补金属氧化物半导体 (CMOS) 或者低电压互补金属氧化物半导体 (LVCMOS) 数字 I/O 的同时，ISO772x 器件还可提供高电磁抗扰度和低辐射，同时具备低功耗特性。每条隔离通道的逻辑输入和输出缓冲器均由双电容二氧化硅 (SiO_2) 绝缘栅相隔离。ISO7720 器件具有两条同向通道，而 ISO7721 器件具有两条反向通道。如果输入功率或信号出现损失，不带后缀 F 的器件默认输出*高电平*，带后缀 F 的器件默认输出*低电平*。有关更多详细信息，请参阅*器件功能模式*部分。

这些器件与隔离式电源结合使用，有助于防止 RS-485、RS-232、CAN 等数据总线损坏敏感电路。凭借创新型芯片设计和布线技术，ISO772x 器件的电磁兼容性得到了显著增强，可缓解系统级 ESD、EFT 和浪涌问题并符合辐射标准。ISO772x 系列器件可提供 16 引脚 SOIC 宽体 (DW)、8 引脚 SOIC 宽体 (DWV) 和 8 引脚 SOIC 窄体 (D) 封装。

器件信息

器件型号	封装	封装尺寸（标称值）
ISO7720、ISO7721 ISO7721F、ISO7721F	D (8)	4.90 mm × 3.91 mm
	DWV (8)	5.85mm × 7.50mm
	DW (16)	10.30mm × 7.50mm
ISO7721B、ISO7721FB	DW (16)	10.30mm × 7.50mm



V_{CCI} = 输入电源，V_{CCO} = 输出电源
GNDI = 输入接地，GNDO = 输出接地

简化版原理图

本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。TI 不保证翻译的准确性和有效性。在实际设计之前，请务必参考最新版本的英文版本。
English Data Sheet: SLLSEP3

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 修订历史记录.....2
5 引脚配置和功能.....4
6 规格.....7
6.1 绝对最大额定值.....7
6.2 ESD 额定值.....7
6.3 建议运行条件.....8
6.4 热性能信息.....9
6.5 额定功率.....9
6.6 绝缘规格.....10
6.7 安全相关认证.....12
6.8 安全限值.....12
6.9 电气特性 - 5V 电源.....14
6.10 电源电流特性 - 5V 电源.....14
6.11 电气特性 - 3.3V 电源.....15
6.12 电源电流特性 - 3.3V 电源.....15
6.13 电气特性 - 2.5V 电源.....16
6.14 电源电流特性 - 2.5V 电源.....16
6.15 开关特性 - 5V 电源.....17
6.16 开关特性 - 3.3V 电源.....17
6.17 开关特性 - 2.5V 电源.....18
6.18 绝缘特性曲线.....18
6.19 典型特性.....20
7 参数测量信息.....22
8 详细说明.....23
8.1 概述.....23
8.2 功能方框图.....23
8.3 特性说明.....24
8.4 器件功能模式.....25
9 应用和实施.....26
9.1 应用信息.....26
9.2 典型应用.....27
10 电源相关建议.....31
11 布局.....32
11.1 布局指南.....32
11.2 布局示例.....32
12 器件和文档支持.....33
12.1 器件支持.....33
12.2 文档支持.....33
12.3 接收文档更新通知.....33
12.4 社区资源.....33
12.5 商标.....33
12.6 静电放电警告.....33
12.7 术语表.....33
13 机械、封装和可订购信息.....33

4 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (March 2020) to Revision F (April 2023) — **Page**

- 将整个文档中的标准名称从“DIN VDE V 0884-11:2017-01”更改为“DIN EN IEC 60747-17 (VDE 0884-17)”.....1
- 通篇删除了所有标准名称中的标准版本和年份参考.....1
- 根据 DIN EN IEC 60747-17 (VDE 0884-17) 更改了最大浪涌隔离电压 (V_{IOSM}) 规格的测试条件和值.....10
- 根据 DIN EN IEC 60747-17 (VDE 0884-17) 添加了最大脉冲电压 (V_{IMP}) 规格.....10
- 阐明了视在电荷 (q_{PD}) 的方法 b 测试条件.....10
- 通篇删除了对标准 IEC/EN/CSA 60950-1 的引用.....12
- 根据 DIN EN IEC 60747-17 (VDE 0884-17) 标准，将 *绝缘寿命* 中的工作电压寿命裕度从 87.5% 更改为 50%，将所需的最短绝缘寿命从 37.5 年更改为 30 年，将 TDDB 定义的绝缘寿命从 135 年更改为 169 年.....29
- 根据 DIN EN IEC 60747-17 (VDE 0884-17) 标准更改了图 9-6.....29

Changes from Revision D (January 2019) to Revision E (March 2020) — **Page**

- 向此数据表中添加了 ISO7721B 器件，适用于仅需要基础型绝缘的应用。ISO7721B 之前的数据表文献编号为 SLLSEY9A.....1
- 通篇将 VDE 标准名称从“DIN V VDE V 0884-11:2017-01”更改为“DIN VDE V 0884-11:2017-01”.....1
- 将节 1 中的 UL 认证要点从“符合 UL 1577 的 5000V_{RMS}（DW-16、DWV-8）和 3000V_{RMS} (D-8) 隔离等级”更改为“UL 1577 组件认证计划”.....1
- 将 CSA、CQC 和 TUV（节 1）要点合并为一个要点.....1
- 更新了认证信息.....12

Copyright © 2023 Texas Instruments Incorporated

Changes from Revision C (July 2018) to Revision D (January 2019) **Page**

- 通篇进行了编辑性和修饰性更改 1
- 将“隔离栅寿命：>40 年”更改为“在 1.5kV$_{RMS}$ 工作电压下，预计寿命超过 100 年”（在节 1 中）..... 1
- 在节 1 中添加了“隔离等级高达 5000V$_{RMS}$” 1
- 在节 1 中添加了“浪涌能力高达 12.8kV” 1
- 在节 1 中添加了“在整个隔离栅具有 ±8kV IEC 61000-4-2 接触放电保护” 1
- 添加了“提供汽车版本：ISO772x-Q1”（位于节 1）..... 1
- 通篇删除了“计划的认证”这一表述 1
- 更新了节 2 列表 1
- 更新了图 3-1，以便显示每个通道的两个串联隔离电容器，而不是单个隔离电容器 1
- 添加了“接触放电符合 IEC 61000-4-2 标准”的 8000V 规格 7
- 将“信令速率”更改为“数据速率”并添加了表注 8
- 更新了 DWV-8 和 DW-16 封装的 V_{IORM} 和 V_{IOWM} 值，添加了 TDDB 图参考，并更新了 V_{IOTM}、V_{IOSM} 和 q_{pd} 的测试条件 10
- 更新了认证信息 12
- 在节 9.2.3 部分下添加了节 9.2.3.1 子部分 29
- 在节 12.2 部分中添加了*如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性*应用报告 33

Changes from Revision B (March 2017) to Revision C (July 2018) **Page**

- 向数据表添加了 8 引脚 SOIC 封装 (DWV) 1
- 通篇更新了 VDE 和 CSA 认证说明 1
- 更新了 D 封装的气候类别 10
- 更新了 DW-16 和 D-8 的最大工作电压 12
- 在*低电平输出电压与低电平输出电流间的关系*图中交换了 2.5V 时 V_{CC} 与 3.3V 时 V_{CC} 所对应的线条颜色 20
- 从*共模瞬态抗扰度测试电路*图中删除了 EN 22
- 添加了*器件支持*部分 33

Changes from Revision A (December 2016) to Revision B (March 2017) **Page**

- 向 TUV 列添加了 D-8 值 12
- 通篇将最小 CMTI 值从 40kV/μs 更改为 85kV/μs 14
- 添加了*接收文档更新通知*部分 33
- 更改了*静电放电警告*声明 33

Changes from Revision * (November 2016) to Revision A (December 2016) **Page**

- 将*特性*从“IEC 60950-1、IEC 60601-1 和 IEC 61010-1 终端设备标准”更改为“IEC 60950-1 和 IEC 60601-1 终端设备标准” 1
- 向表添加了气候类别 10
- 更新了 CSA 列并将 DW 封装更改为 (DW-16) 12
- 通篇将 t_{ie} 典型值从 1.5 更改为 1 17

5 引脚配置和功能

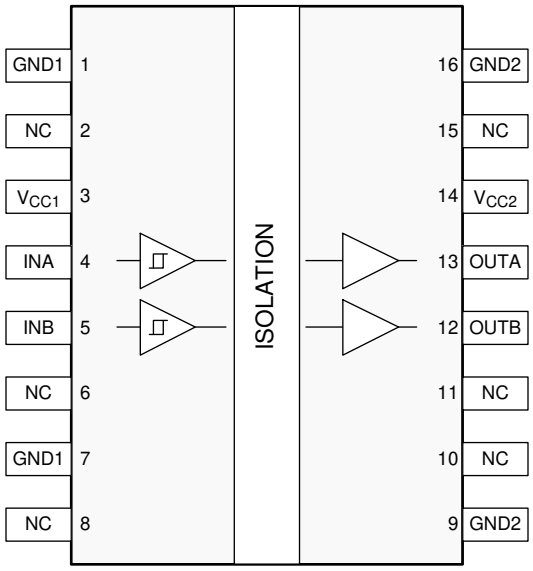


图 5-1. ISO7720 DW 封装 16 引脚 SOIC 顶视图

Copyright © 2023 Texas Instruments Incorporated

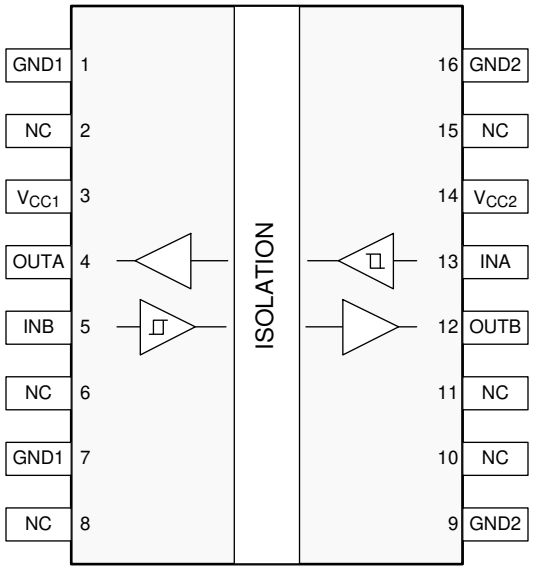


图 5-2. ISO7721 DW 封装 16 引脚 SOIC 顶视图

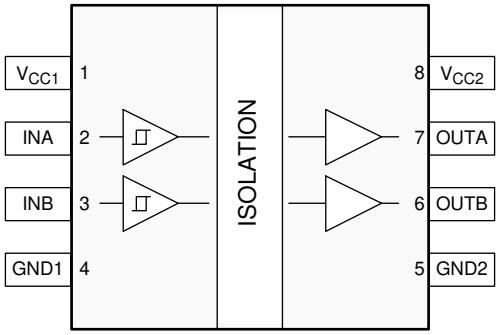


图 5-3. ISO7720 D 和 DWV 封装 8 引脚 SOIC 顶视图

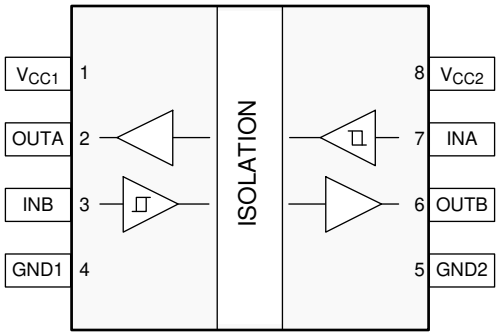


图 5-4. ISO7721 D 和 DWV 封装 8 引脚 SOIC 顶视图

表 5-1. 引脚功能

引脚					I/O[1]	说明
名称	DW 封装		D、DWV 封装			
	ISO7720	ISO7721	ISO7720	ISO7721		
GND1	1、7	1、7	4	4	—	V_{CC1} 的接地连接
GND2	9	9	5	5	—	V_{CC2} 的接地连接
	16	16				
INA	4	13	2	7	I	输入，通道 A
INB	5	5	3	3	I	输入，通道 B
NC	2、6、8、10、11、15	2、6、8、10、11、15	—	—	—	未连接
OUTA	13	4	7	2	O	输出，通道 A
OUTB	12	12	6	6	O	输出，通道 B
V_{CC1}	3	3	1	1	—	电源，V_{CC1}
V_{CC2}	14	14	8	8	—	电源，V_{CC2}

(1) I = 输入，O = 输出

Copyright © 2023 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

请参阅[1]

		最小值	最大值	单位
V_{CC1}、V_{CC2}	电源电压[2]	-0.5	6	V
V	INx、OUTx 处的电压	-0.5	V_{CCX} + 0.5 [3]	V
I_O	输出电流	-15	15	mA
T_J	结温		150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”下列出的压力可能会对器件造成永久损坏。这些仅仅是应力等级，并不表示器件在这些条件下以及在“建议运行条件”以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 差分 I/O 总线电压以外的所有电压值均为相对于本地接地端子（GND1 或 GND2）的峰值电压值
(3) 最大电压不得超过 6V。

6.2 ESD 额定值

			值	单位
V_{ESD}	静电放电	人体放电模型（HBM），符合 ANSI/ESDA/JEDEC JS-001，所有引脚[1]	±6000	V
		充电器件模型（CDM），符合 JEDEC 规范 JESD22-C101，所有引脚[2]	±1500	
		接触放电符合 IEC 61000-4-2 标准；隔离栅耐受测试[3] [4]	±8000	

(1) JEDEC 文档 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产。
(2) JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产。
(3) 在隔离栅上施加 IEC ESD 冲击并将两侧的所有引脚都连在一起来构成一个双端子器件。
(4) 在空气或油中进行测试，旨在确定器件的固有接触放电能力。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_{CC1}、V_{CC2} (1)	电源电压		2.25		5.5	V
$V_{CC(UVLO+)}$	电源电压上升时的 UVLO 阈值			2	2.25	V
$V_{CC(UVLO-)}$	电源电压下降时的 UVLO 阈值		1.7	1.8		V
$V_{HYS(UVLO)}$	电源电压 UVLO 迟滞		100	200		mV
I_{OH}	高电平输出电流	V_{CCO} = 5V (2)	-4			mA
		V_{CCO} = 3.3V	-2			
		V_{CCO} = 2.5V	-1			
I_{OL}	低电平输出电流	V_{CCO} = 5V			4	mA
		V_{CCO} = 3.3V			2	
		V_{CCO} = 2.5V			1	
V_{IH}	高电平输入电压		0.7 x V_{CCI} (2)		V_{CCI}	V
V_{IL}	低电平输入电压		0		0.3 x V_{CCI}	V
DR(3)	数据速率		0		100	Mbps
T_A	环境温度		-55	25	125	°C

(1) V_{CC1} 和 V_{CC2} 可彼此独立设置
(2) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}
(3) 尽管可以实现更高的数据速率，但最大指定数据速率为 100Mbps

Copyright © 2023 Texas Instruments Incorporated

6.4 热性能信息

热指标[1]		ISO772x			单位
		DW (SOIC)	DWV (SOIC)	D (SOIC)	
		16 引脚	16 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	86.5	84.3	137.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	49.6	36.3	54.9	°C/W
$R_{\theta JB}$	结至电路板热阻	49.7	47.0	71.7	°C/W
ψ_{JT}	结至顶部特征参数	32.3	7.4	7.1	°C/W
ψ_{JB}	结至电路板特征参数	49.2	45.1	70.7	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	—	—	—	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

6.5 额定功率

参数		测试条件	最小值	典型值	最大值	单位
ISO7720						
P_D	最大功耗（两侧）	$V_{CC1} = V_{CC2} = 5.5V$，$T_J = 150°C$，$C_L = 15pF$，输入 50MHz 50% 占空比方波			100	mW
P_{D1}	最大功耗（侧 1）				20	mW
P_{D2}	最大功耗（侧 2）				80	mW
ISO7721						
P_D	最大功耗（两侧）	$V_{CC1} = V_{CC2} = 5.5V$，$T_J = 150°C$，$C_L = 15pF$，输入 50MHz 50% 占空比方波			100	mW
P_{D1}	最大功耗（侧 1）				50	mW
P_{D2}	最大功耗（侧 2）				50	mW

6.6 绝缘规格

参数		测试条件		值			单位
				DW	DWV	D	
IEC 60664-1							
CLR	外部间隙(1)	端子间的最短空间距离		8	8.5	4	mm
CPG	外部爬电距离(1)	端子间的最短封装表面距离		8	8.5	4	mm
DTI	绝缘穿透距离	最小内部间隙		21	21	21	μm
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11)；IEC 60112；UL 746A		>600	>600	>600	V
	材料组	符合 IEC 60664-1		I	I	I	
	过压类别（符合 IEC 60664-1）	额定市电电压 ≤ 150V_{RMS}		I – IV	I – IV	I-IV	
		额定市电电压 ≤ 300V_{RMS}		I – IV	I – IV	I-III	
		额定市电电压 ≤ 600V_{RMS}		I – IV	I – IV	不适用	
		额定市电电压 ≤ 1000V_{RMS}		I-III	I-III	不适用	
DIN EN IEC 60747-17 (VDE 0884-17)(2)							
V_{IORM}	最大重复峰值隔离电压	交流电压（双极）	ISO772x	2121	2121	637	V_{PK}
			ISO7721B	1414	不适用	不适用	
V_{IOWM}	最大工作隔离电压	交流电压；时间依赖型电介质击穿 (TDDB) 测试；请参阅图 9-6	ISO772x	1500	1500	450	V_{RMS}
			ISO7721B	1000	不适用	不适用	
		直流电压	ISO772x	2121	2121	637	V_{DC}
			ISO7721B	1414	不适用	不适用	
V_{IOTM}	最大瞬态隔离电压	$V_{TEST} = V_{IOTM}$，t = 60s（鉴定测试）； $V_{TEST} = 1.2 \times V_{IOTM}$，t = 1s（100% 生产测试）		8000	7071	4242	V_{PK}
V_{IMP}	最大脉冲电压(3)	在空气中进行测试，符合 IEC 62368-1 标准的 1.2/50μs 波形	ISO772x	8000	8000	5000	V_{PK}
			ISO7721B	6000	不适用	不适用	
V_{IOSM}	最大浪涌隔离电压(4)	$V_{IOSM} \geq 1.3 \times V_{IMP}$；在油中测试（鉴定测试） 1.2/50μs 波形，符合 IEC 62368-1	ISO772x	12800	12800	10000	V_{PK}
			ISO7721B	7800	不适用	不适用	V_{PK}
q_{pd}	视在电荷(5)	方法 a：I/O 安全测试子组 2/3 后， $V_{ini} = V_{IOTM}$，t_{ini} = 60s； $V_{pd(m)} = 1.2 \times V_{IORM}$，$t_m$ = 10s		≤ 5	≤ 5	≤ 5	pC
		方法 a：环境测试子组 1 后， $V_{ini} = V_{IOTM}$，t_{ini} = 60s；	$V_{pd(m)} = 1.6 \times V_{IORM}$，$t_m$ = 10s (ISO772x)	≤ 5	≤ 5	≤ 5	
			$V_{pd(m)} = 1.3 \times V_{IORM}$，$t_m$ = 10s (ISO7721B)	≤ 5	不适用	不适用	
		方法 b：常规测试（100% 生产测试）和预调节（类型测试）； $V_{ini} = 1.2 \times V_{IOTM}$，$t_{ini}$ = 1s； $V_{pd(m)} = 1.875 \times V_{IORM}$ (ISO772x) 或 $V_{pd(m)} = 1.5 \times V_{IORM}$ (ISO7721B)，t_m = 1s（方法 b1）或 $V_{pd(m)} = V_{ini}$，$t_m = t_{ini}$（方法 b2）		≤ 5	≤ 5	≤ 5	
C_{IO}	势垒电容，输入至输出(6)	$V_{IO} = 0.4 \times \sin(2\pi ft)$，f = 1MHz		约 0.5	约 0.5	约 0.5	pF
R_{IO}	隔离电阻(6)	V_{IO} = 500V，T_A = 25°C		> 10^{12}	> 10^{12}	> 10^{12}	Ω
		V_{IO} = 500V，100°C ≤ T_A ≤ 125°C		> 10^{11}	> 10^{11}	> 10^{11}	
		V_{IO} = 500V，T_S = 150°C		> 10^{9}	> 10^{9}	> 10^{9}	
	污染等级			2	2	2	
	气候类别			55/125/21	55/125/21	55/125/21	
UL 1577							

Copyright © 2023 Texas Instruments Incorporated

参数		测试条件	值			单位
			DW	DWV	D	
V_{ISO}	可承受的隔离电压	$V_{TEST} = V_{ISO}$，t = 60s（鉴定测试）； $V_{TEST} = 1.2 \times V_{ISO}$，t = 1s（100% 生产测试）	5000	5000	3000	V_{RMS}

(1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙，从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下，印刷电路板上的爬电距离和间隙相等。在印刷电路板上插入坡口、肋或两者等技术用于帮助提高这些规格。
(2) 此耦合器仅适用于安全等级范围内的*安全电气绝缘 (ISO772x) 和基本电气绝缘 (ISO7721B)*。应借助合适的保护电路来确保符合安全等级。
(3) 在空气中进行测试，以确定封装的浪涌抗扰度
(4) 在油中进行测试，以确定隔离栅的固有浪涌抗扰度。
(5) 视在电荷是局部放电 (pd) 引起的电气放电。
(6) 将隔离层每一侧的所有引脚都连在一起，构成一个双引脚器件。

6.7 安全相关认证

VDE	CSA	UL	CQC	TUV
根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行了认证	根据 IEC 62368-1 和 IEC 60601-1 进行了认证	在 UL 1577 组件认证计划下进行了认证	根据 GB4943.1 进行了认证	根据 EN 61010-1 和 EN 62368-1 进行了认证
最大瞬态隔离电压，8000V_{PK} (DW-16)、7071V_{PK} (DWV-8) 和 4242V_{PK} (D-8)； 最大重复峰值隔离电压，2121V_{PK}（DW-16，DWV-8，增强型），1414V_{PK}（DW-16，基础型）和 637V_{PK} (D-8)； 最大浪涌隔离电压，12800V_{PK}（DW-16，DWV-8，增强型），7800V_{PK}（DW-16，基础型）和 10000V_{PK} (D-8)	符合 CSA 62368-1 和 IEC 62368-1 的 800V_{RMS} (DW-16) 和 850V_{RMS} (DWV-8) 增强型绝缘和 400V_{RMS} (D-8) 基础型绝缘工作电压，（污染等级 2，材料组 I）； 符合 CSA 60601-1 和 IEC 60601-1 的 2 MOPP（患者保护方法），250V_{RMS}（DW-16、DWV-8）最大工作电压	DW-16、DWV-8：单一保护，5000V_{RMS}； D-8：单一保护，3000V_{RMS}	DW-16、DWV-8：增强型绝缘，海拔 ≤ 5000m，热带气候，700V_{RMS} 最大工作电压； D-8：基础型绝缘，海拔 ≤ 5000m，热带气候，400V_{RMS} 最大工作电压	符合 EN 61010-1 标准的 5000V_{RMS}（DW-16、DWV-8）和 3000V_{RMS} (D-8) 增强型绝缘，高达 600V_{RMS}（DW-16、DWV-8）和 300V_{RMS} (D-8) 的工作电压 符合 EN 62368-1 标准的 5000V_{RMS}（DW-16、DWV-8）和 3000V_{RMS} (D-8) 增强型绝缘，高达 800V_{RMS}（DW-16、DWV-8）和 400V_{RMS} (D-8) 的工作电压
证书编号： 40040142（增强型） 40047657（基础型）	主合同编号：220991	文件编号：E181974	证书编号： CQC21001304083 (DW-16) CQC18001199096 (DWV-8) CQC15001121656 (D-8)	客户端 ID 编号：77311

6.8 安全限值

安全限制[(1)]旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。

参数		测试条件	最小值	典型值	最大值	单位
DW-16 封装						
I_S	安全输入、输出或电源电流	$R_{\theta JA}$ = 86.5°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C，请参阅图 6-1			263	mA
		$R_{\theta JA}$ = 86.5°C/W，V_I = 3.6V，T_J = 150°C，T_A = 25°C，请参阅图 6-1			401	
		$R_{\theta JA}$ = 86.5°C/W，V_I = 2.75V，T_J = 150°C，T_A = 25°C，请参阅图 6-1			525	
P_S	安全输入、输出或总电源	$R_{\theta JA}$ = 86.5°C/W，T_J = 150°C，T_A = 25°C，请参阅图 6-2			1445	mW
T_S	最高安全温度				150	°C
DWV-8 封装						
I_S	安全输入、输出或电源电流[(1)]	$R_{\theta JA}$ = 84.3°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C，请参阅图 6-3			270	mA
		$R_{\theta JA}$ = 84.3°C/W，V_I = 3.6V，T_J = 150°C，T_A = 25°C，请参阅图 6-3			412	
		$R_{\theta JA}$ = 84.3°C/W，V_I = 2.75V，T_J = 150°C，T_A = 25°C，请参阅图 6-3			539	
P_S	安全输入、输出或总功率[(1)]	$R_{\theta JA}$ = 84.3°C/W，T_J = 150°C，T_A = 25°C，请参阅图 6-4			1483	mW
T_S	最高安全温度[(1)]				150	°C
D-8 封装						

Copyright © 2023 Texas Instruments Incorporated

安全限制(1)旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。

参数		测试条件	最小值	典型值	最大值	单位
I_S	安全输入、输出或电源电流(1)	$R_{\theta JA}$ = 137.7°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C，请参阅图 6-5			165	mA
		$R_{\theta JA}$ = 137.7°C/W，V_I = 3.6V，T_J = 150°C，T_A = 25°C，请参阅图 6-5			252	
		$R_{\theta JA}$ = 137.7°C/W，V_I = 2.75V，T_J = 150°C，T_A = 25°C，请参阅图 6-5			330	
P_S	安全输入、输出或总功率(1)	$R_{\theta JA}$ = 137.7°C/W，T_J = 150°C，T_A = 25°C，请参阅图 6-6			908	mW
T_S	最高安全温度(1)				150	°C

(1) 最高安全温度 T_S 具有与为器件指定的最大结温 T_J 相同的值。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超出 I_S 和 P_S 的最大限值。这些限值随环境温度 T_A 的变化而变化。
节 6.4 中的结至空气热阻 $R_{\theta JA}$ 是安装在引线式表面贴装封装高 K 测试板上的器件的热阻。可使用以下公式计算各参数值：
$T_J = T_A + R_{\theta JA} \times P$，其中，P 为器件所耗功率。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$，其中，$T_{J(max)}$ 为允许的最大结温。
$P_S = I_S \times V_I$，其中，V_I 为最大输入电压。

6.9 电气特性 - 5V 电源

V_{CC1} = V_{CC2} = 5V ± 10%（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	I_{OH} = -4mA；请参阅图 7-1	V_{CCO} - 0.4(1)	4.8		V
V_{OL}	低电平输出电压	I_{OL} = 4mA；请参阅图 7-1		0.2	0.4	V
$V_{IT+(IN)}$	上升输入阈值电压			0.6 x V_{CCI}	0.7 x V_{CCI} (1)	V
$V_{IT-(IN)}$	下降输入阈值电压		0.3 x V_{CCI}	0.4 x V_{CCI}		V
$V_{I(HYS)}$	输入阈值电压迟滞		0.1 x V_{CCI}	0.2 x V_{CCI}		V
I_{IH}	高电平输入电流	在 INx 处，V_{IH} = V_{CCI} (1)			10	μA
I_{IL}	低电平输入电流	在 INx 处，V_{IL} = 0V	-10			μA
CMTI	共模瞬态抗扰度	V_I = V_{CCI} 或 0V，V_{CM} = 1200V；请参阅图 7-3	85	100		kV/μs
C_I	输入电容 (2)	V_I = V_{CC}/2 + 0.4×sin(2πft)，f = 1MHz，V_{CC} = 5V		2		pF

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}
(2) 输入引脚到同侧接地端的测量结果。

6.10 电源电流特性 - 5V 电源

V_{CC1} = V_{CC2} = 5V ± 10%（在推荐的运行条件下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7720							
电源电流 - 直流信号	V_I = V_{CCI} (1)(ISO7720)，V_I = 0V（带后缀 F 的 ISO7720）		I_{CC1}		0.8	1.1	mA
			I_{CC2}		1.1	1.7	
	V_I = 0V (ISO7720)，V_I = V_{CCI}（带后缀 F 的 ISO7720）		I_{CC1}		2.9	4.2	
			I_{CC2}		1.2	1.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		1.8	2.7	
			I_{CC2}		1.3	1.9	
		10Mbps	I_{CC1}		1.9	2.7	
			I_{CC2}		2.2	3	
		100Mbps	I_{CC1}		2.5	3.2	
			I_{CC2}		11.6	14	
ISO7721							
电源电流 - 直流信号	V_I = V_{CCI} (1)(ISO7721)；V_I = 0V（带后缀 F 的 ISO7721）		I_{CC1}、I_{CC2}		1	1.6	mA
	V_I = 0V (ISO7721)；V_I = V_{CCI}（带后缀 F 的 ISO7721）		I_{CC1}、I_{CC2}		2.2	3.2	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}、I_{CC2}		1.7	2.4	
		10Mbps	I_{CC1}、I_{CC2}		2.2	3	
		100Mbps	I_{CC1}、I_{CC2}		7.3	9	

(1) V_{CCI} = 输入侧 V_{CC}

Copyright © 2023 Texas Instruments Incorporated

6.11 电气特性 - 3.3V 电源

V_{CC1} = V_{CC2} = 3.3V ±10%（在推荐运行条件下，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	I_{OH} = -2mA；请参阅图 7-1	V_{CCO} - 0.3(1)	3.2		V
V_{OL}	低电平输出电压	I_{OL} = 2mA；请参阅图 7-1		0.1	0.3	V
$V_{IT+(IN)}$	上升输入阈值电压			0.6 x V_{CCI}	0.7 x V_{CCI} (1)	V
$V_{IT-(IN)}$	下降输入阈值电压		0.3 x V_{CCI}	0.4 x V_{CCI}		V
$V_{I(HYS)}$	输入阈值电压迟滞		0.1 x V_{CCI}	0.2 x V_{CCI}		V
I_{IH}	高电平输入电流	在 INx 处，V_{IH} = V_{CCI} (1)			10	μA
I_{IL}	低电平输入电流	在 INx 处，V_{IL} = 0V	-10			μA
CMTI	共模瞬态抗扰度	V_I = V_{CCI} 或 0V，V_{CM} = 1200V；请参阅图 7-3	85	100		kV/μs

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}

6.12 电源电流特性 - 3.3V 电源

V_{CC1} = V_{CC2} = 3.3V ±10%（在推荐运行条件下，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7720							
电源电流 - 直流信号	V_I = V_{CCI} (1) (ISO7720)，V_I = 0V（带后缀 F 的 ISO7720）		I_{CC1}		0.8	1.1	mA
			I_{CC2}		1.1	1.7	
	V_I = 0V (ISO7720)，V_I = V_{CCI}（带后缀 F 的 ISO7720）		I_{CC1}		2.9	4.2	
			I_{CC2}		1.2	1.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		1.8	2.7	
			I_{CC2}		1.2	1.9	
		10Mbps	I_{CC1}		1.9	2.7	
			I_{CC2}		1.9	2.6	
		100Mbps	I_{CC1}		2.2	3.1	
			I_{CC2}		8.6	11	
ISO7721							
电源电流 - 直流信号	V_I = V_{CCI} (1) (ISO7721)，V_I = 0V（带后缀 F 的 ISO7721）		I_{CC1}、I_{CC2}		1	1.6	mA
	V_I = 0V (ISO7721)，V_I = V_{CCI}（带后缀 F 的 ISO7721）		I_{CC1}、I_{CC2}		2.2	3.2	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}、I_{CC2}		1.6	2.4	
		10Mbps	I_{CC1}、I_{CC2}		2	2.8	
		100Mbps	I_{CC1}、I_{CC2}		5.6	7	

(1) V_{CCI} = 输入侧 V_{CC}

6.13 电气特性 - 2.5V 电源

V_{CC1} = V_{CC2} = 2.5V ± 10%（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{OH}	高电平输出电压	I_{OH} = -1mA；请参阅图 7-1	V_{CCO} - 0.2(1)	2.45		V
V_{OL}	低电平输出电压	I_{OL} = 1mA；请参阅图 7-1		0.05	0.2	V
$V_{IT+(IN)}$	上升输入阈值电压			0.6 x V_{CCI}	0.7 x V_{CCI} (1)	V
$V_{IT-(IN)}$	下降输入阈值电压		0.3 x V_{CCI}	0.4 x V_{CCI}		V
$V_{I(HYS)}$	输入阈值电压迟滞		0.1 x V_{CCI}	0.2 x V_{CCI}		V
I_{IH}	高电平输入电流	在 INx 处，V_{IH} = V_{CCI} (1)			10	μA
I_{IL}	低电平输入电流	在 INx 处，V_{IL} = 0V	-10			μA
CMTI	共模瞬态抗扰度	V_I = V_{CCI} 或 0V，V_{CM} = 1200V；请参阅图 7-3	85	100		kV/μs

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}

6.14 电源电流特性 - 2.5V 电源

V_{CC1} = V_{CC2} = 2.5V ± 10%（在推荐的运行条件下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISO7720							
电源电流 - 直流信号	V_I = V_{CCI} (1)(ISO7720)，V_I = 0V（带后缀 F 的 ISO7720）		I_{CC1}		0.8	1.1	mA
			I_{CC2}		1.1	1.7	
	V_I = 0V (ISO7720)，V_I = V_{CCI}（带后缀 F 的 ISO7720）		I_{CC1}		2.9	4.2	
			I_{CC2}		1.2	1.9	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}		1.8	2.7	
			I_{CC2}		1.3	1.9	
		10Mbps	I_{CC1}		1.9	2.7	
			I_{CC2}		1.7	2.4	
		100Mbps	I_{CC1}		2.2	3	
			I_{CC2}		6.8	9	
ISO7721							
电源电流 - 直流信号	V_I = V_{CCI} (1) (ISO7721)；V_I = 0V（带后缀 F 的 ISO7721）		I_{CC1}、I_{CC2}		1	1.6	mA
	V_I = 0V (ISO7721)；V_I = V_{CCI}（带后缀 F 的 ISO7721）		I_{CC1}、I_{CC2}		2.2	3.2	
电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{CC1}、I_{CC2}		1.6	2.4	
		10Mbps	I_{CC1}、I_{CC2}		1.9	2.7	
		100Mbps	I_{CC1}、I_{CC2}		4.6	6	

(1) V_{CCI} = 输入侧 V_{CC}

Copyright © 2023 Texas Instruments Incorporated

6.15 开关特性 - 5V 电源

V_{CC1} = V_{CC2} = 5V ± 10%（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	参阅图 7-1	6	11	16	ns
PWD	脉宽失真(1) $\|t_{PHL} - t_{PLH}\|$			0.5	4.9	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			4	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				4.5	ns
t_r	输出信号上升时间	参阅图 7-1		1.8	3.9	ns
t_f	输出信号下降时间			1.9	3.9	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅 图 7-2		0.1	0.3	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 $2^{16} - 1$		1		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

6.16 开关特性 - 3.3V 电源

V_{CC1} = V_{CC2} = 3.3V ±10%（在推荐运行条件下，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	参阅图 7-1	6	11	16	ns
PWD	脉宽失真(1) $\|t_{PHL} - t_{PLH}\|$			0.5	5	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			4.1	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				4.5	ns
t_r	输出信号上升时间	参阅图 7-1		0.7	3	ns
t_f	输出信号下降时间			0.7	3	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅 图 7-2		0.1	0.3	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 $2^{16} - 1$		1		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

6.17 开关特性 - 2.5V 电源

$V_{CC1} = V_{CC2} = 2.5V \pm 10\%$（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅 图 7-1	7.5	12	18.5	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$			0.5	5.1	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			4.1	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				4.6	ns
t_r	输出信号上升时间	参阅图 7-1		1	3.5	ns
t_f	输出信号下降时间			1	3.5	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{CC} 低于 1.7V 之时开始测量。请参阅 图 7-2		0.1	0.3	μs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 $2^{16} - 1$		1		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

6.18 绝缘特性曲线

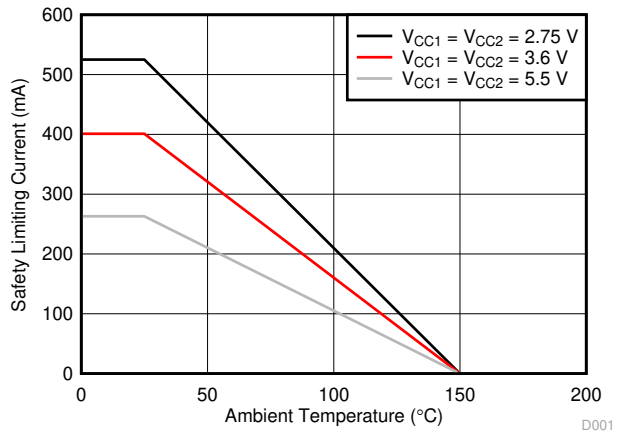


图 6-1. DW-16 封装根据 VDE 标准限制电流的热降额曲线

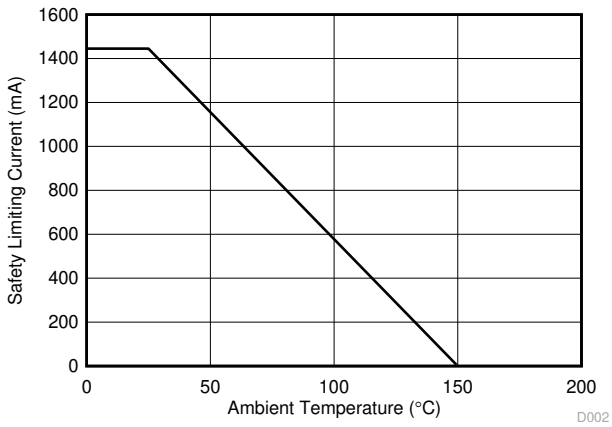


图 6-2. DW-16 封装根据 VDE 标准限制功率的热降额曲线

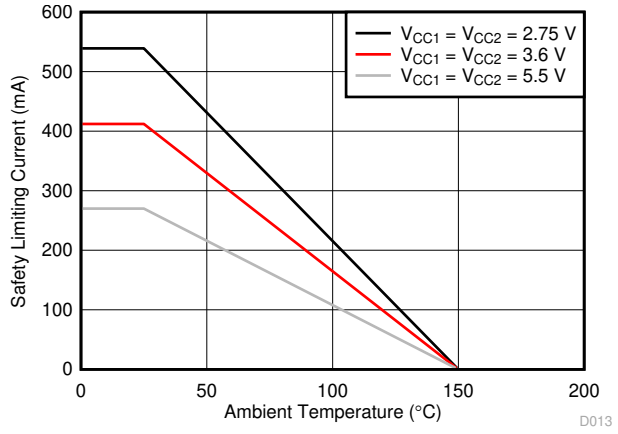


图 6-3. DWV-8 封装根据 VDE 标准限制电流的热降额曲线

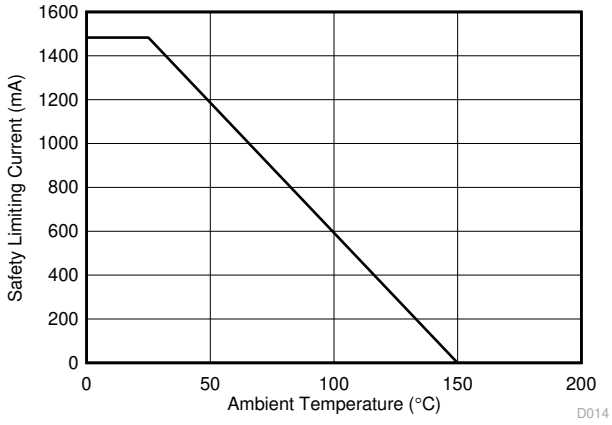


图 6-4. DWV-8 封装根据 VDE 标准限制功率的热降额曲线

Copyright © 2023 Texas Instruments Incorporated

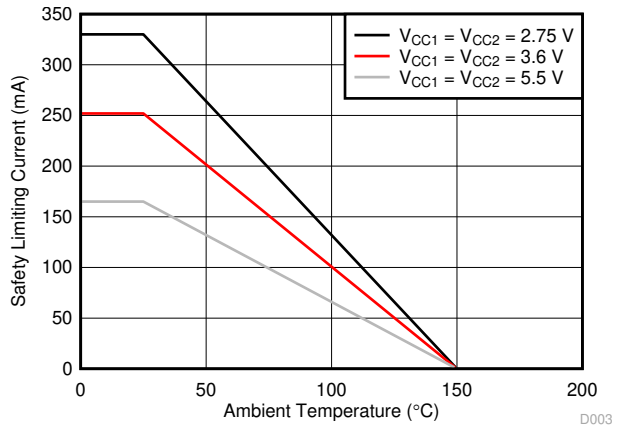


图 6-5. D-8 封装根据 VDE 标准限制电流的热降额曲线

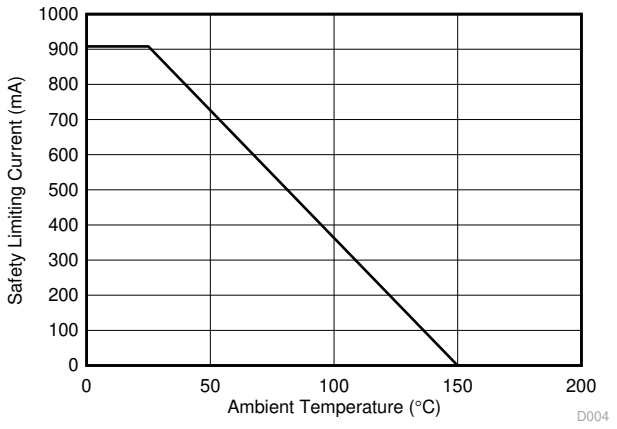
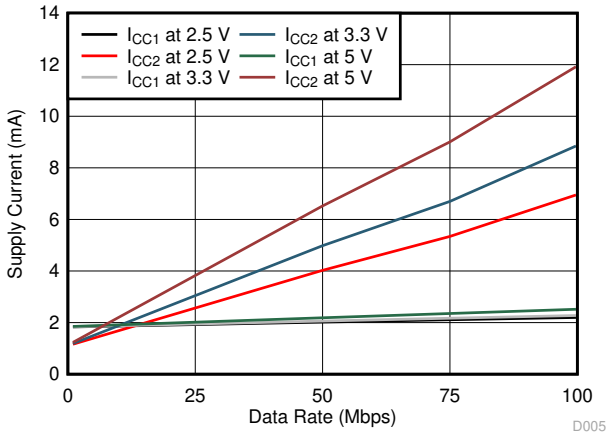


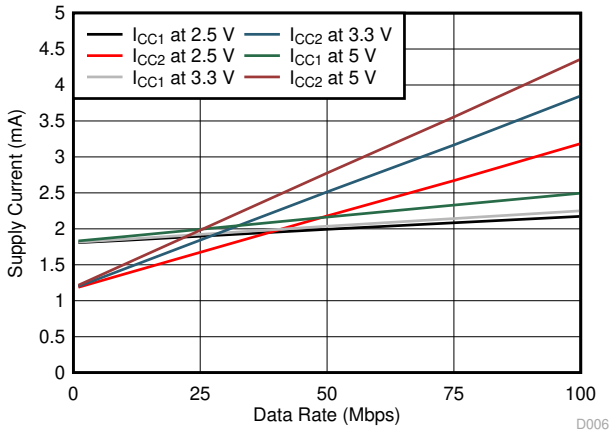
图 6-6. D-8 封装根据 VDE 标准限制功率的热降额曲线

6.19 典型特性



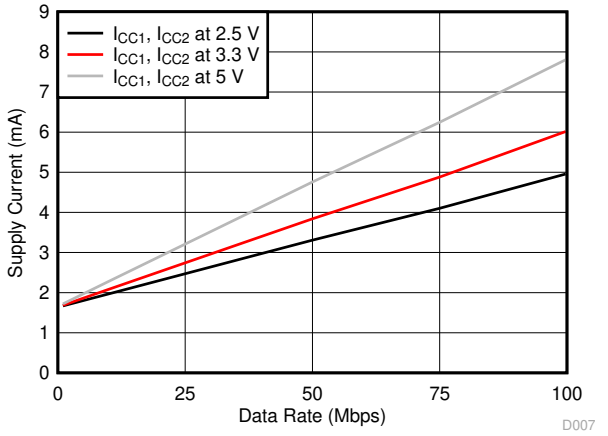
T_A = 25°C　　C_L = 15pF

图 6-7. ISO7720 电源电流与数据速率间的关系（具有 15pF 负载）



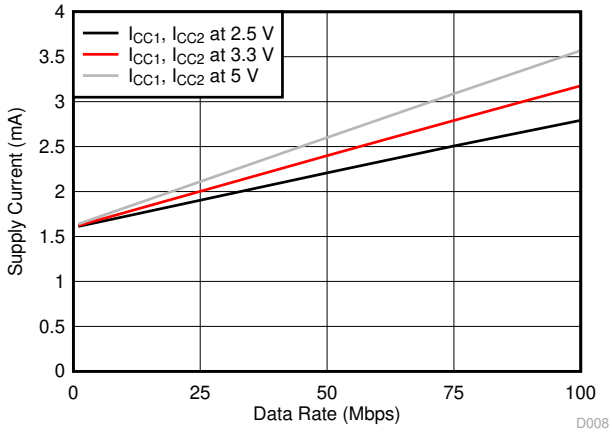
T_A = 25°C　　C_L = 无负载

图 6-8. ISO7720 电源电流与数据速率间的关系（无负载）



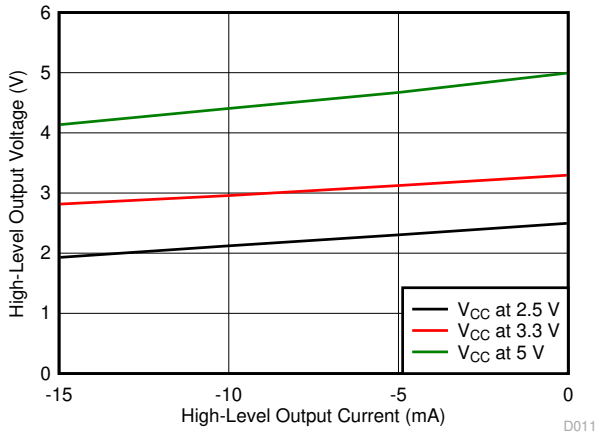
T_A = 25°C　　C_L = 15pF

图 6-9. ISO7721 电源电流与数据速率间的关系（具有 15pF 负载）



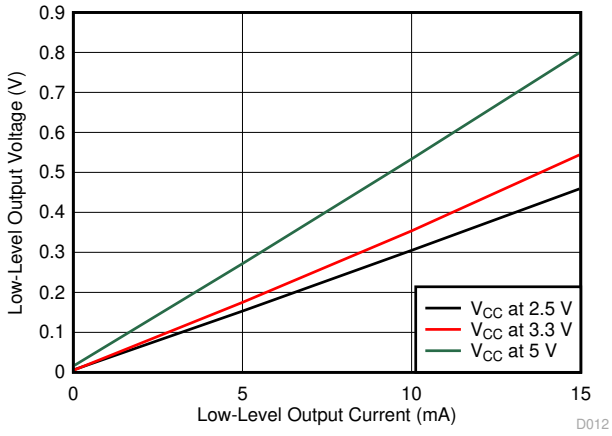
T_A = 25°C　　C_L = 无负载

图 6-10. ISO7721 电源电流与数据速率间的关系（无负载）



T_A = 25°C

图 6-11. 高电平输出电压与高电平输出电流间的关系



T_A = 25°C

图 6-12. 低电平输出电压与低电平输出电流间的关系

Copyright © 2023 Texas Instruments Incorporated

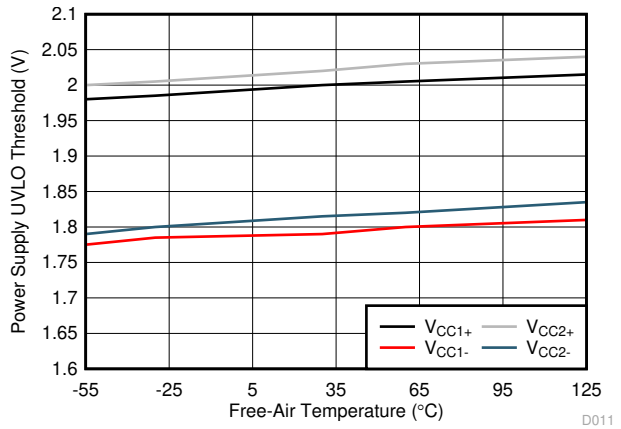


图 **6-13.** 电源欠压阈值与自然通风条件下的温度间的关系

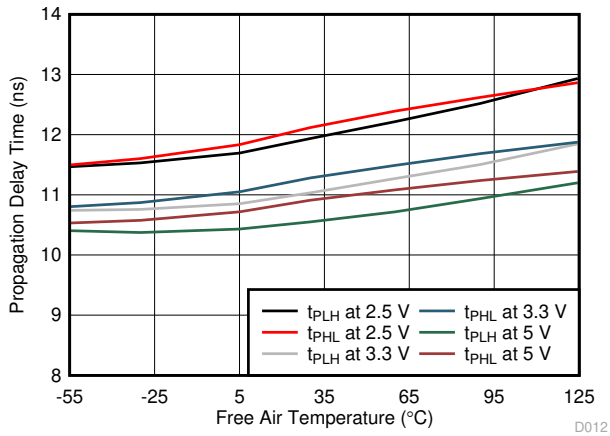
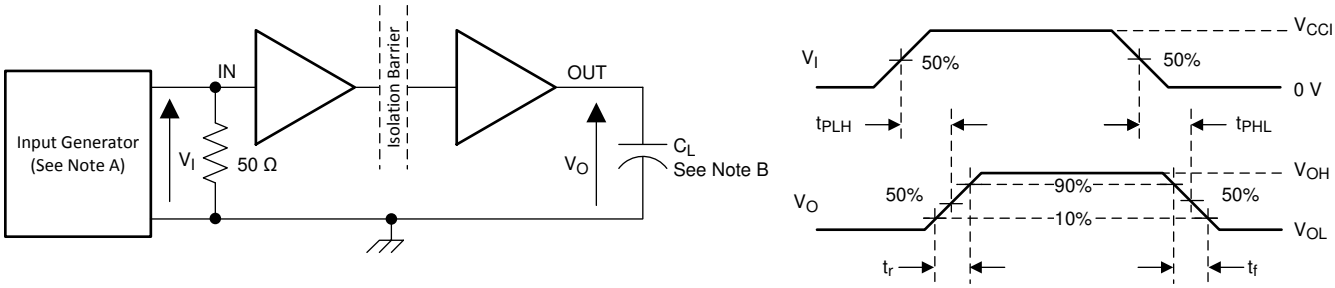


图 **6-14.** 传播延迟时间与自然通风条件下的温度间的关系

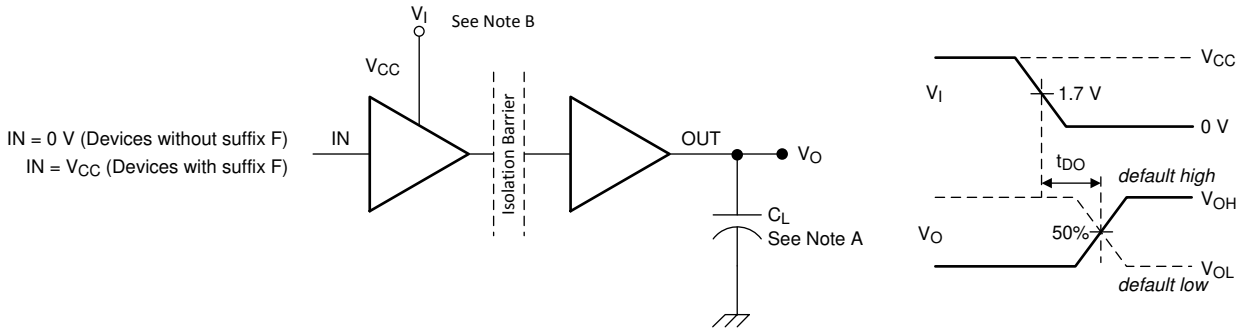
7 参数测量信息



A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 50 kHz，50% 占空比，t_r ≤ 3 ns，t_f ≤ 3 ns，Z_O = 50 Ω。输入端需要 50 Ω 电阻器来端接输入发生器信号。实际应用中则不需要。

B. C_L = 15 pF 并包含 ±20% 范围内的仪表和设备电容。

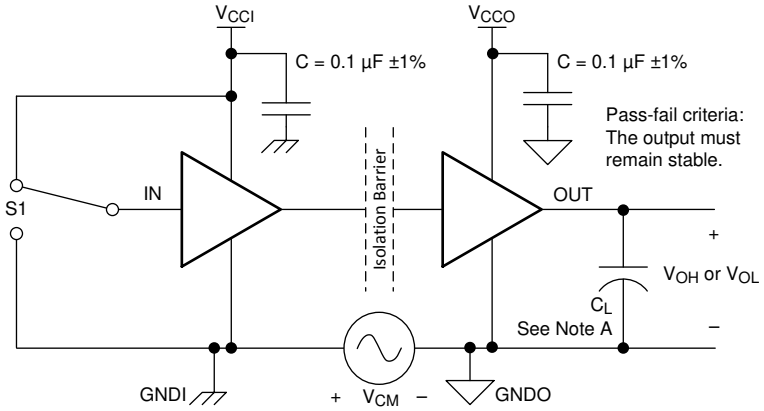
图 7-1. 开关特性测试电路和电压波形



A. C_L = 15 pF 并包含 ±20% 范围内的仪表和设备电容。

B. 电源电压斜升速率 = 10mV/ns

图 7-2. 默认输出延时时间测试电路和电压波形



A. C_L = 15 pF 并包含 ±20% 范围内的仪表和设备电容。

图 7-3. 共模瞬态抗扰度测试电路

Copyright © 2023 Texas Instruments Incorporated

8 详细说明

8.1 概述

ISO772x 系列器件采用开关键控 (OOK) 调制方案，可通过基于二氧化硅的隔离栅传输数字数据。发送器通过隔离栅发送高频载波来表示一种数字状态，而不发送信号则表示另一种数字状态。接收器在高级信号调节后对信号进行解调并通过缓冲器级产生输出。这些器件还采用了先进的电路技术，可充分提高 CMTI 性能，并有效减少高频载波和 IO 缓冲器开关产生的辐射。图 8-1 为数字电容隔离器的概念方框图，展示了典型通道的功能方框图。

8.2 功能方框图

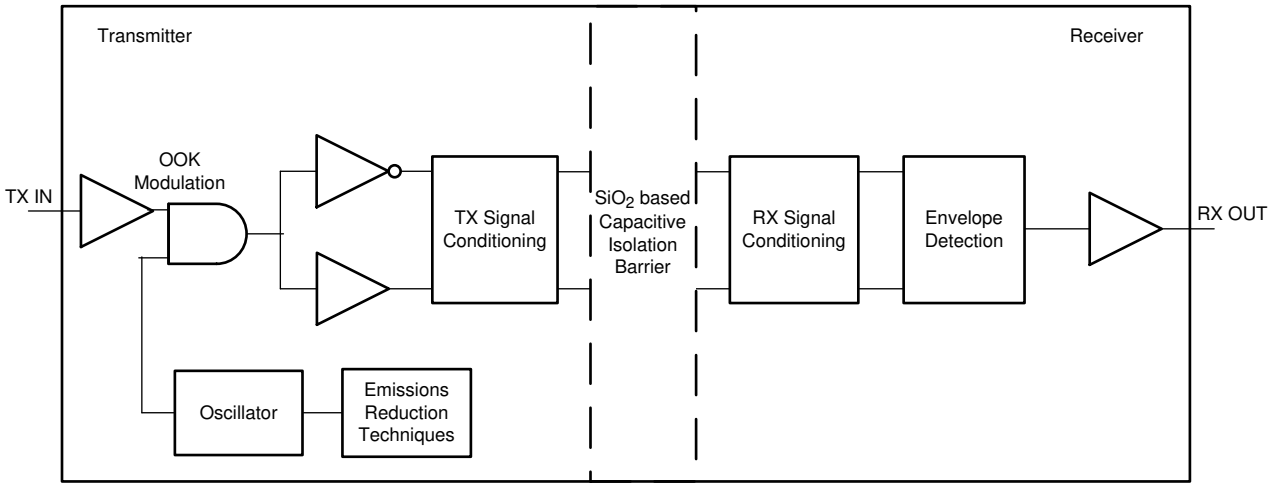


图 8-1. 数字电容隔离器的概念框图

图 8-2 展示了 OOK 方案工作原理的概念细节。

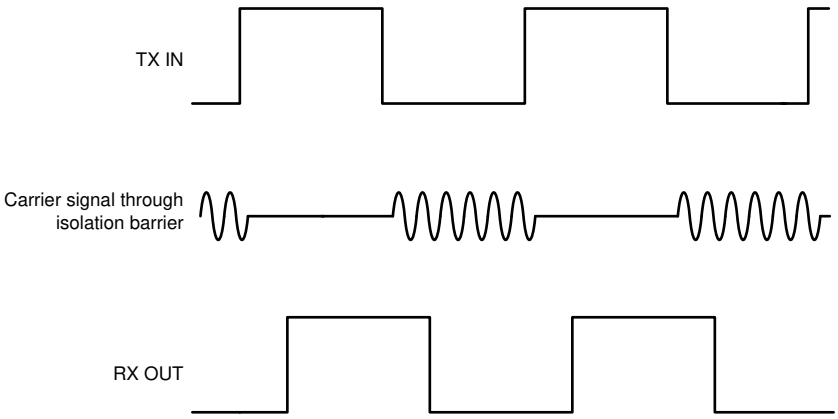


图 8-2. 基于开关键控 (OOK) 的调制方案

8.3 特性说明

ISO772x 系列器件提供双通道配置和默认输出状态选项，可实现各种应用用途。表 8-1 列出了 ISO772x 器件的器件特性。

表 8-1. 器件特性

器件型号	最大数据速率	通道方向	默认输出状态	封装	隔离额定值[(1)]
ISO7720	100Mbps	2 个正向，0 个反向	高	DW-16	$5000V_{RMS}/8000V_{PK}$
				DWV-8	$5000V_{RMS}/7071\ V_{PK}$
				D-8	$3000V_{RMS}/4242V_{PK}$
ISO7720F	100Mbps	2 个正向，0 个反向	低	DW-16	$5000V_{RMS}/8000V_{PK}$
				DWV-8	$5000V_{RMS}/7071\ V_{PK}$
				D-8	$3000V_{RMS}/4242V_{PK}$
ISO7721	100Mbps	1 个正向，1 个反向	高	DW-16	$5000V_{RMS}/8000V_{PK}$
				DWV-8	$5000V_{RMS}/7071\ V_{PK}$
				D-8	$3000V_{RMS}/4242V_{PK}$
ISO7721F	100Mbps	1 个正向，1 个反向	低	DW-16	$5000V_{RMS}/8000V_{PK}$
				DWV-8	$5000V_{RMS}/7071\ V_{PK}$
				D-8	$3000V_{RMS}/4242V_{PK}$
ISO7721B	100Mbps	1 个正向，1 个反向	高	DW-16	$5000V_{RMS}/8000V_{PK}$
ISO7721FB	100Mbps	1 个正向，1 个反向	低	DW-16	$5000V_{RMS}/8000V_{PK}$

(1) 有关详细的隔离等级，请参阅节 6.7。

8.3.1 电磁兼容性 (EMC) 注意事项

恶劣工业环境中的很多应用都对静电放电 (ESD)、电气快速瞬变 (EFT)、浪涌和电磁辐射等干扰非常敏感。IEC 61000-4-x 和 CISPR 22 等国际标准对这些电磁干扰进行了规定。尽管系统级性能和可靠性在很大程度上取决于应用电路板设计和布局，但 ISO772x 系列器件包含很多芯片级设计改进，可增强整体系统稳健性。其中的一些改进包括：

- 输入和输出信号引脚以及芯片间接合焊盘具有可靠的 ESD 保护单元。
- ESD 单元与电源和接地引脚之间采用低电阻连接。
- 高压隔离电容器具有增强性能，能够更好地耐受 ESD、EFT 和浪涌事件。
- 片上去耦电容器更大，可通过低阻抗路径旁路不良的高能信号。
- PMOS 和 NMOS 器件通过防护环互相隔离，从而避免触发寄生 SCR。
- 通过确保纯差分内部运行，减少隔离栅上的共模电流。

Copyright © 2023 Texas Instruments Incorporated

8.4 器件功能模式

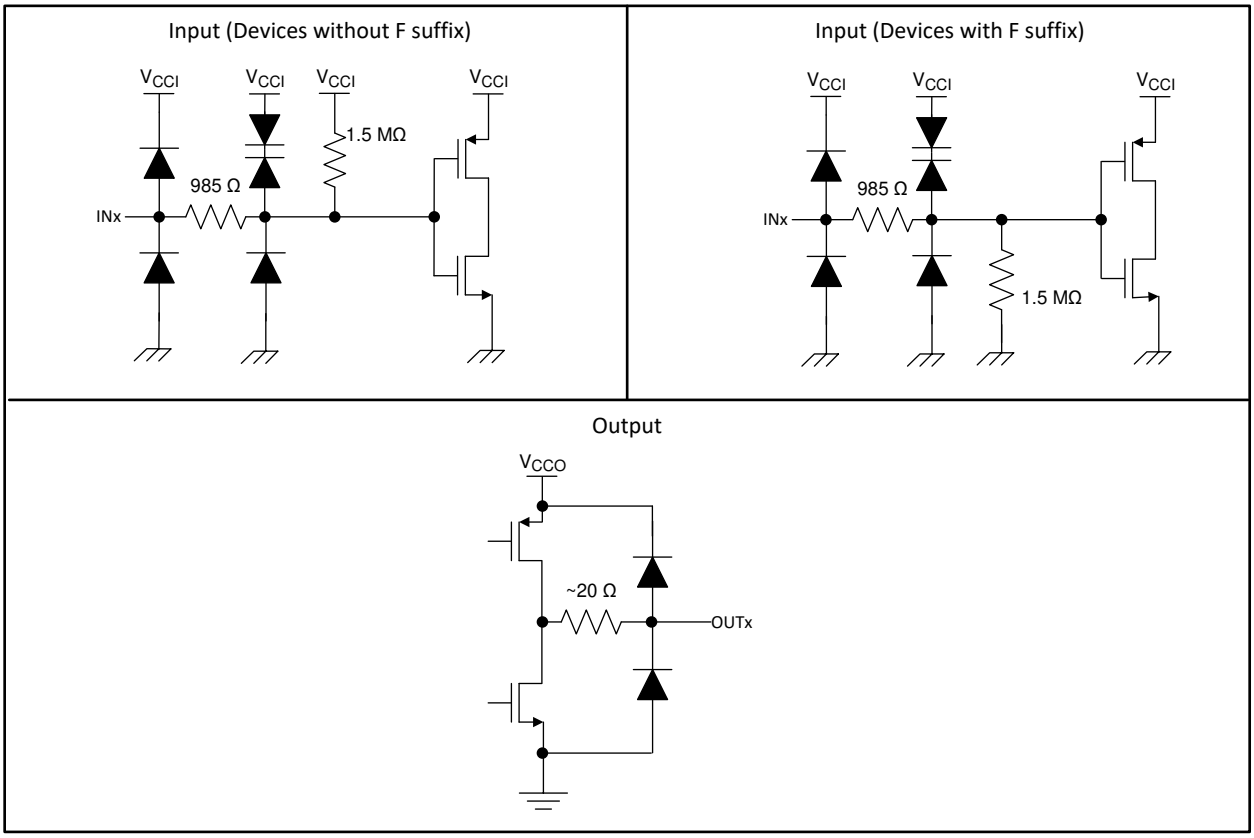
表 8-2 列出了 ISO772x 器件的功能模式。

表 8-2. 功能表

V_{CCI}	V_{CCO}	输入 (INx)[3]	输出 (OUTx)	备注
PU[1]	PU	H	H	正常运行： 通道输出假定输入的逻辑状态。
		低电平	L	
		开路	默认	默认模式：INx 断开时，相应通道输出进入默认逻辑状态。ISO772x 默认为*高电平*，而带后缀 F 的 ISO772x 则默认为*低电平*。
PD	PU	X	默认	默认模式：V_{CCI} 未上电时，通道输出根据所选默认选项假定逻辑状态。 ISO772x 默认为*高电平*，而带后缀 F 的 ISO772x 则默认为*低电平*。 V_{CCI} 从未上电转换为上电时，通道输出假定输入的逻辑状态。 V_{CCI} 从上电转换为未上电时，通道输出假定所选默认状态。
X	PD	X	不确定	V_{CCO} 未上电时，通道输出不确定[2]. V_{CCO} 从未上电转换为上电时，通道输出假定输入的逻辑状态

(1) V_{CCI} = 输入侧 V_{CC}；V_{CCO} = 输出侧 V_{CC}；PU = 上电 (V_{CC} ≥ 2.25V)；PD = 断电 (V_{CC} ≤ 1.7V)；X = 不相关；H = 高电平；L = 低电平
(2) 当 1.7V < V_{CCI} 且 V_{CCO} < 2.25V 时，输出为不确定状态。
(3) 强驱动输入信号可通过内部保护二极管为浮动 V_{CC} 提供微弱的电能，导致输出不确定。

8.4.1 器件 I/O 原理图



Copyright © 2016, Texas Instruments Incorporated

图 8-3. 器件 I/O 原理图

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规范，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计实现，以确认系统功能。

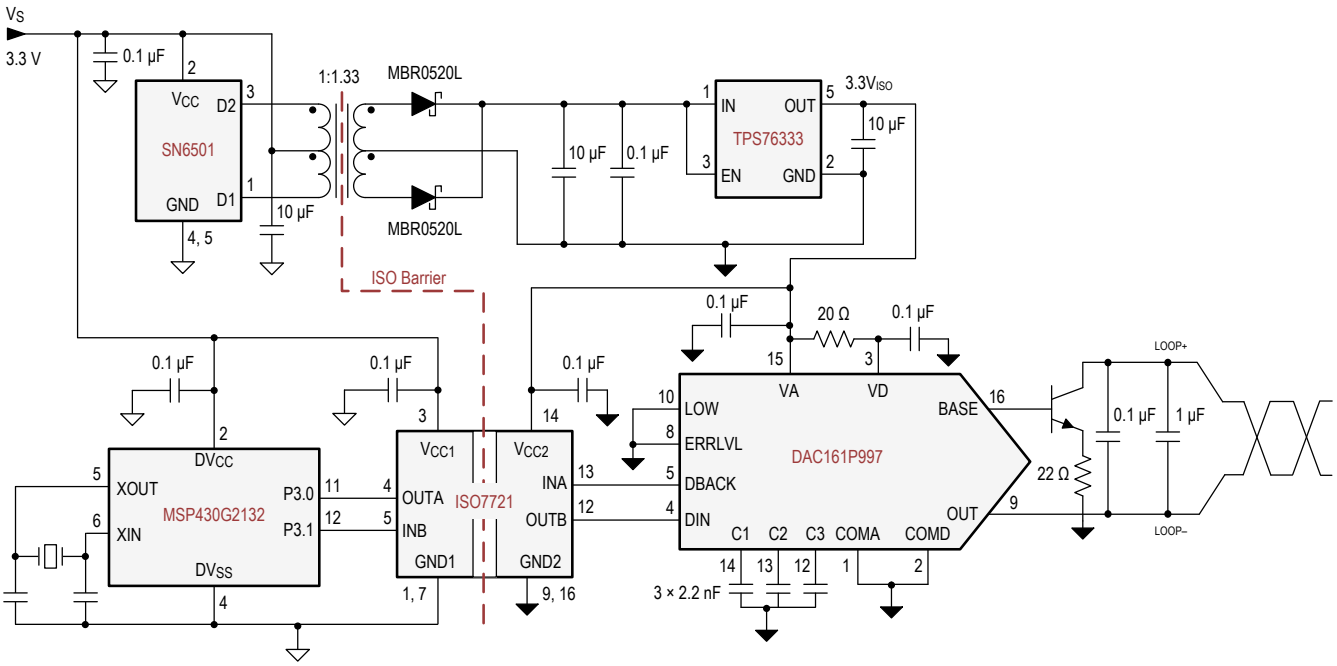
9.1 应用信息

ISO772x 器件是高性能双通道数字隔离器。这些器件采用单端 CMOS 逻辑开关技术。V_{CC1} 和 V_{CC2} 这两个电源的电源电压范围均为 2.25V 至 5.5V。使用数字隔离器进行设计时，请注意由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都放在数据控制器（即 µC 或 UART）和数据转换器或数据线收发器之间。

Copyright © 2023 Texas Instruments Incorporated

9.2 典型应用

ISO7721 器件可与德州仪器 (TI) 的混合信号微控制器、数模转换器、变压器驱动器和稳压器配合使用，以创建隔离式 4mA 至 20mA 电流环路。



Copyright © 2017, Texas Instruments Incorporated

图 9-1. 隔离式 4mA 至 20mA 电流环路

9.2.1 设计要求

若要使用这些器件进行设计，请使用表 9-1 中所列参数。

表 9-1. 设计参数

参数	值
电源电压：V_{CC1} 和 V_{CC2}	2.25V 至 5.5V
V_{CC1} 和 GND1 之间的去耦电容器	0.1μF
V_{CC2} 和 GND2 之间的去耦电容器	0.1μF

9.2.2 详细设计过程

不同于需要外部元件来提高性能、提供偏置或限制电流的光耦合器，ISO772x 器件仅需两个外部旁路电容器即可工作。

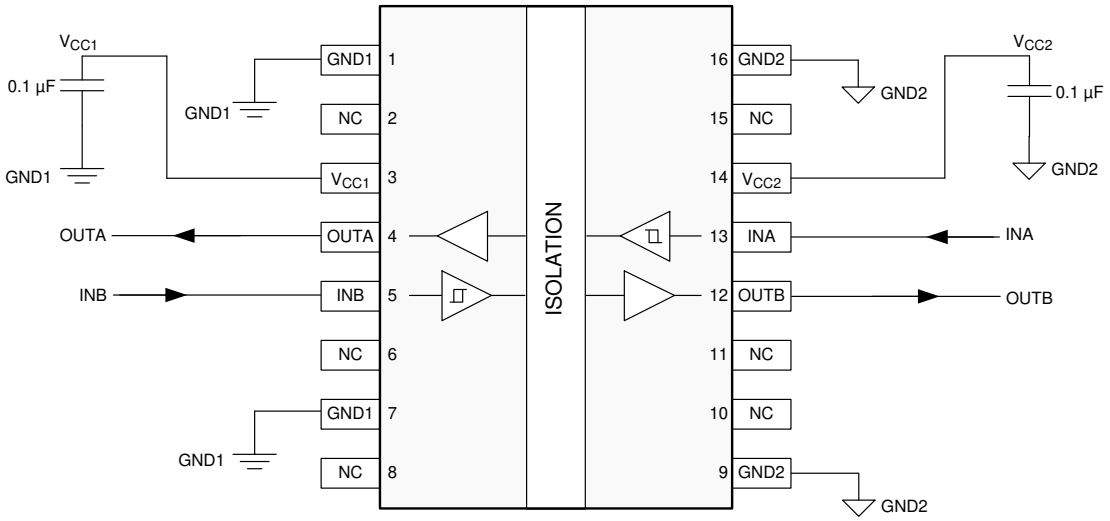


图 9-2. 典型 ISO7721 电路组装

Copyright © 2023 Texas Instruments Incorporated

9.2.3 应用曲线

下面展示了 ISO772x 系列器件在最大数据速率 100Mbps 下的低抖动和大张开度的典型眼图。

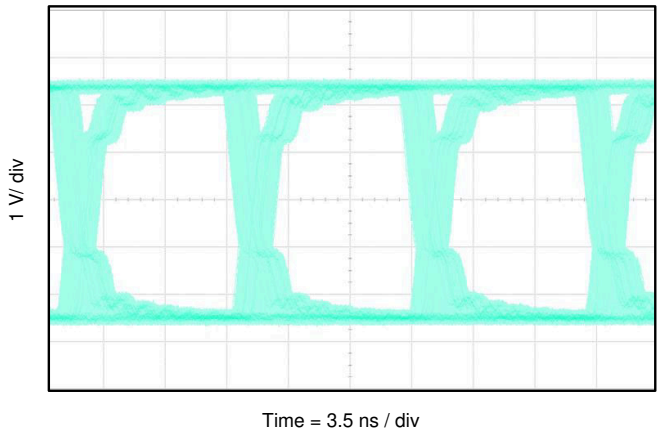


图 9-3. ISO7720 眼图：100Mbps PRBS，5V 电源和 25°C

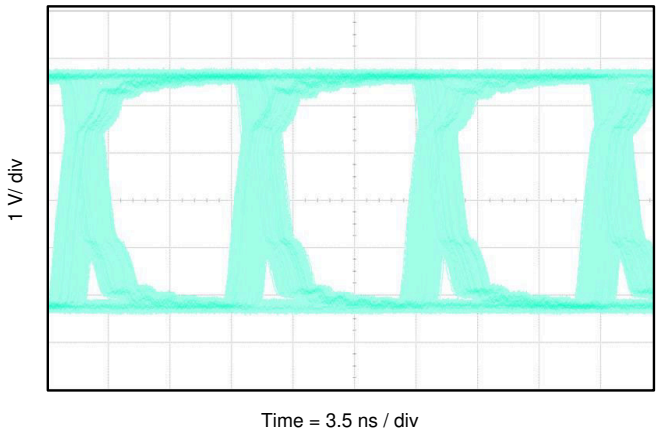


图 9-4. ISO7721 眼图：100Mbps PRBS，5V 电源和 25°C

9.2.3.1 绝缘寿命

绝缘寿命预测数据是使用业界通用的时间依赖性电介质击穿 (TDDB) 测试方法收集的。在该测试中，隔离栅两侧的所有引脚都连在一起，构成了一个双端子器件并在两侧之间施加高电压；对于 TDDB 测试设置，请参阅图 9-5。绝缘击穿数据是在开关频率为 60 Hz 以及各种高电压条件下在整个温度范围内收集的。对于增强型绝缘，VDE 标准要求使用故障率小于 1 ppm 的 TDDB 预测线。尽管额定工作隔离电压条件下的预期最短绝缘寿命为 20 年，但是 VDE 增强认证要求工作电压具有额外 20% 的安全裕度，寿命具有额外 50% 的安全裕度，也就是说在工作电压高于额定值 20% 的条件下，所需的最短绝缘寿命为 30 年。

图 9-6 展示了隔离栅在整个寿命期内承受高压应力的固有能力。根据 TDDB 数据，固有绝缘能力为 1500V_{RMS}，寿命为 169 年。其他因素，比如封装尺寸、污染等级、材料组等，可能会进一步限制元件的工作电压。DW-16 和 DWV-8 封装的工作电压上限值可达 1500V_{RMS}，D-8 封装工作电压上限值可达 450V_{RMS}。较低工作电压所对应的绝缘寿命远远超过 169 年。

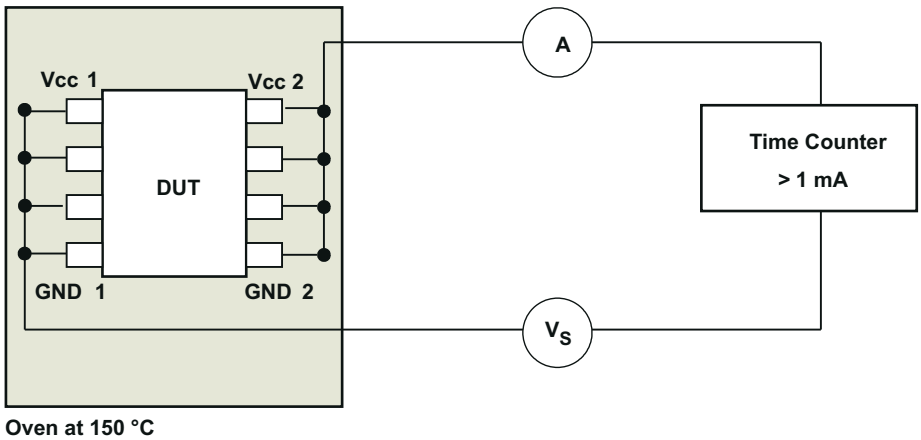


图 9-5. 绝缘寿命测量的测试设置

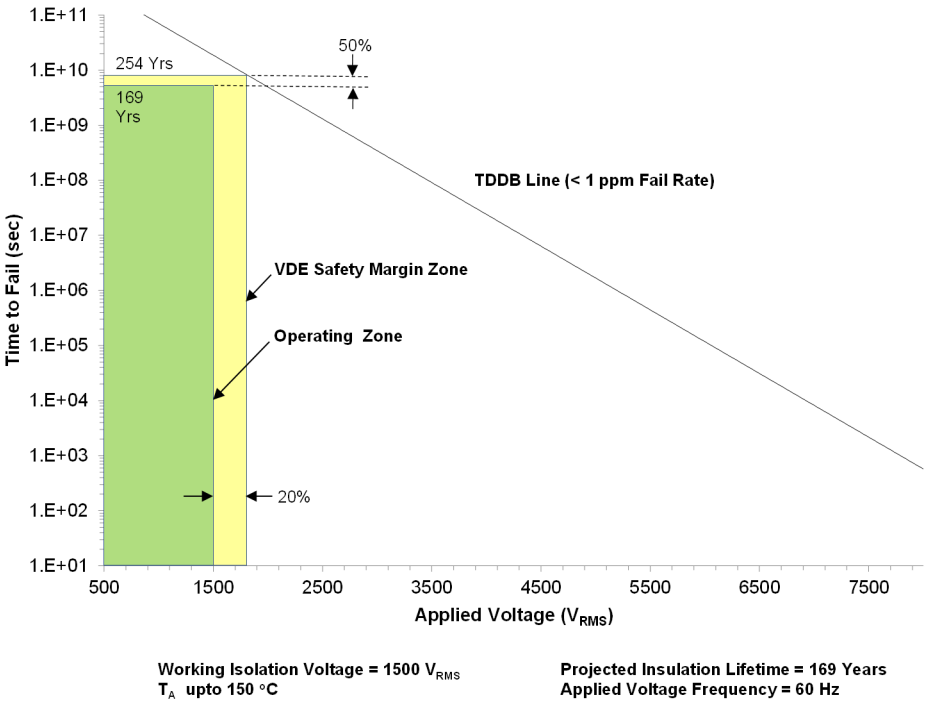


图 9-6. 绝缘寿命预测数据

Copyright © 2023 Texas Instruments Incorporated

10 电源相关建议

为确保在各种数据速率和电源电压条件下可靠运行，建议将 0.1 μF 旁路电容器放置在输入和输出电源引脚（V_{CC1} 和 V_{CC2}）处。电容器应尽量靠近电源引脚放置。如果应用中只有单个初级侧电源，则可以借助德州仪器 (TI) 的 SN6501 或 SN6505A 等变压器驱动器为次级侧生成隔离式电源。对于此类应用，*SN6501 用于隔离式电源的变压器驱动器* 或 *SN6505 用于隔离式电源的低噪声 1A 变压器驱动器*中提供了详细的电源设计和变压器选择建议。

11 布局

11.1 布局指南

至少需要四层才能实现低 EMI PCB 设计（请参阅图 11-1）。层堆叠应符合以下顺序（从上到下）：高速信号层、接地平面、电源平面和低频信号层。

- 在顶层布置高速迹线可避免使用过孔（以及引入其电感），并且可实现隔离器与数据链路的发送器和接收器电路之间的可靠互连。
- 通过在高速信号层旁边放置一个实心接地平面，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 在接地平面旁边放置电源平面后，会额外产生大约 100 pF/in^2 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。

如果需要额外的电源电压平面或信号层，请在堆栈中添加另一个电源平面或接地平面系统，以使其保持对称。这样可使堆栈保持机械稳定并防止其翘曲。此外，每个电源系统的电源平面和接地平面可以放置得更靠近彼此，从而显著增大高频旁路电容。

有关详细的布局建议，请参阅*数字隔离器设计指南*。

11.1.1 PCB 材料

对于运行速度低于 150 Mbps（或上升和下降时间大于 1 ns）且迹线长度达 10 英寸的数字电路板，请使用标准 FR-4 UL94V-0 印刷电路板。该 PCB 在高频下具有较低的电介质损耗、较低的吸湿性、较高的强度和刚度以及自熄性可燃性特征，因而优于较便宜的替代产品。

11.2 布局示例

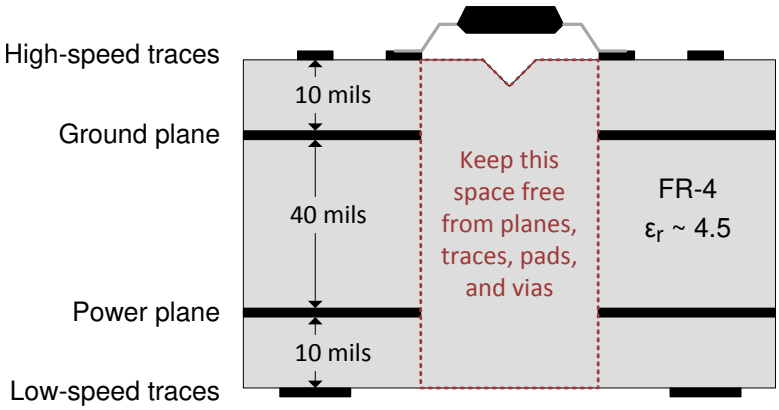


图 11-1. 布局示例

Copyright © 2023 Texas Instruments Incorporated

12 器件和文档支持

12.1 器件支持

12.1.1 开发支持

有关开发支持的信息，请参阅：

- 隔离式 CAN 灵活数据 (FD) 速率中继器参考设计
- 采用双同步采样 ADC 的隔离式 16 通道交流模拟输入模块参考设计
- 具有隔离式 AFE 的多相分流计量参考设计
- 电源隔离型超紧凑模拟输出模块参考设计

12.2 文档支持

12.2.1 相关文档

请参阅如下相关文档：

- 德州仪器 (TI)，*数字隔离器设计指南*
- 德州仪器 (TI)，*如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性* 应用报告
- 德州仪器 (TI)，*隔离相关术语*
- 德州仪器 (TI)，*DAC161P997 4-20mA 环路用单线制 16 位 DAC* 数据表
- 德州仪器 (TI)，MSP430G2132 *混合信号微控制器* 数据表
- 德州仪器 (TI)，*SN6501 隔离式电源用变压器驱动器*数据表
- 德州仪器 (TI)，TPS76333 *低功耗 150mA 低压降线性稳压器* 数据表

12.3 接收文档更新通知

若要接收文档更新通知，请导航至 ti.com.cn 上的器件产品文件夹。点击右上角的*提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

12.4 社区资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

12.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

12.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

13 机械、封装和可订购信息

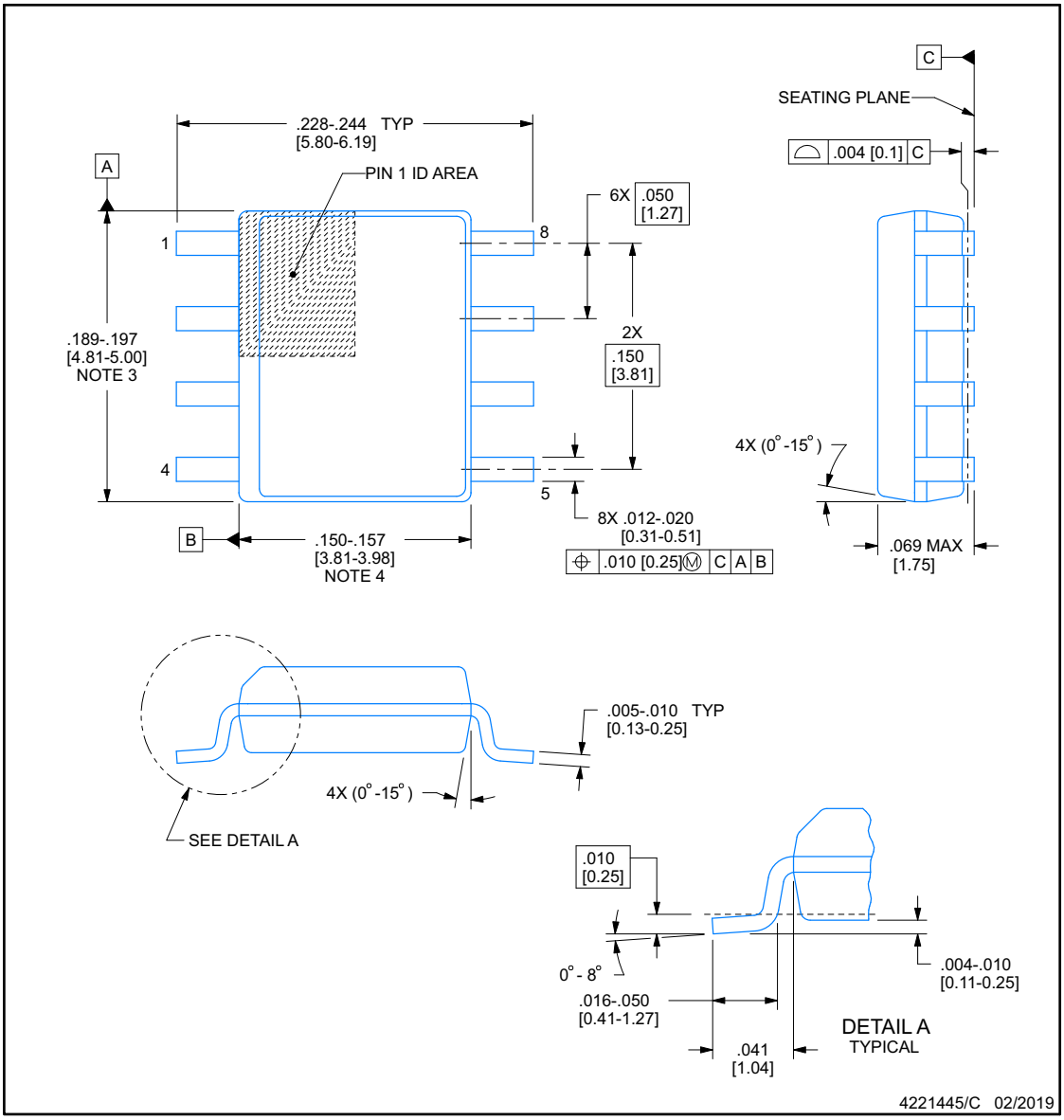
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGE OUTLINE

D0008B

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15], per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

TEXAS INSTRUMENTS
www.ti.com

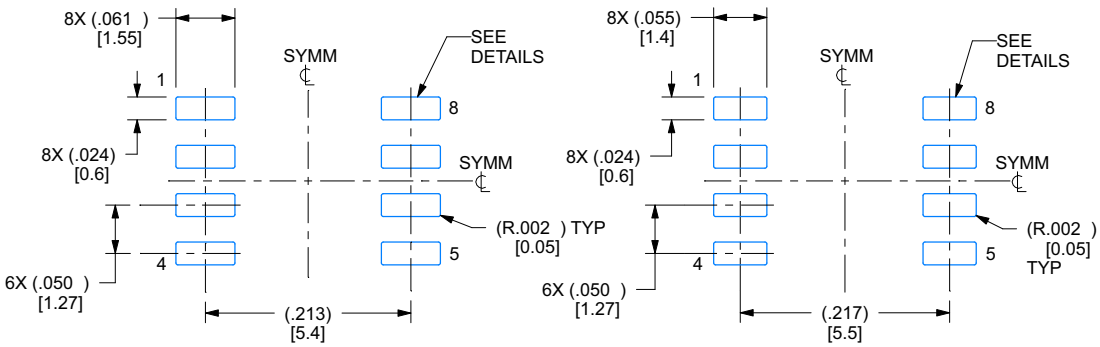
Copyright © 2023 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

D0008B

SOIC - 1.75 mm max height

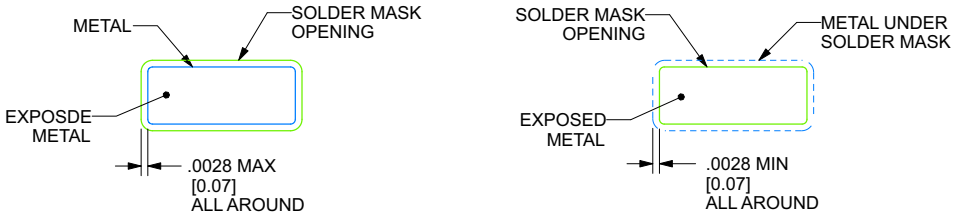
SMALL OUTLINE INTEGRATED CIRCUIT



IPC-7351 NOMINAL
.150 [3.85] CLEARANCE / CREEPAGE

HV / ISOLATION OPTION
.162 [4.1] CLEARANCE / CREEPAGE

LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



NON SOLDER MASK
DEFINED

SOLDER MASK
DEFINED

SOLDER MASK DETAILS

4221445/C 02/2019

NOTES: (continued)

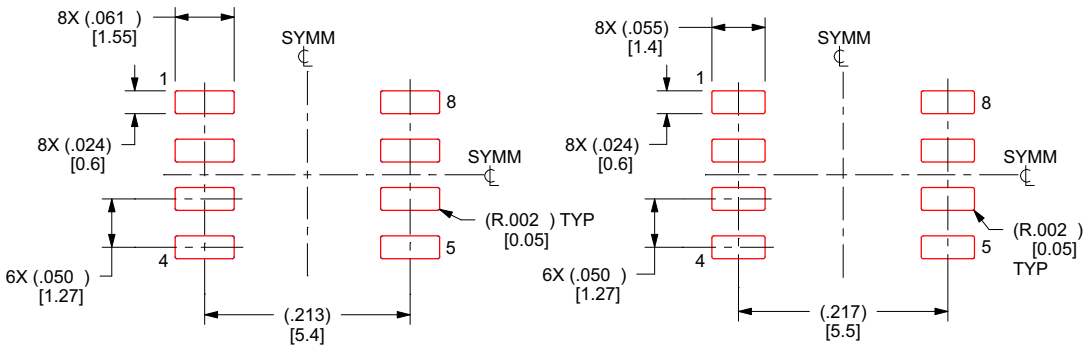
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

Copyright © 2023 Texas Instruments Incorporated

EXAMPLE STENCIL DESIGN

D0008B **SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



IPC-7351 NOMINAL
.150 [3.85] CLEARANCE / CREEPAGE

HV / ISOLATION OPTION
.162 [4.1] CLEARANCE / CREEPAGE

SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.127 MM] THICK STENCIL
SCALE:6X

4221445/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
ISO7720D	ACTIVE	SOIC	D	8	75	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720	Samples
ISO7720DR	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720	Samples
ISO7720DW	ACTIVE	SOIC	DW	16	40	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7720	Samples
ISO7720DWR	ACTIVE	SOIC	DW	16	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7720	Samples
ISO7720DWV	ACTIVE	SOIC	DWV	8	64	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720	Samples
ISO7720DWVR	ACTIVE	SOIC	DWV	8	1000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720	Samples
ISO7720FD	ACTIVE	SOIC	D	8	75	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720F	Samples
ISO7720FDR	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720F	Samples
ISO7720FDW	ACTIVE	SOIC	DW	16	40	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7720F	Samples
ISO7720FDWR	ACTIVE	SOIC	DW	16	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7720F	Samples
ISO7720FDWV	ACTIVE	SOIC	DWV	8	64	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720F	Samples
ISO7720FDWVR	ACTIVE	SOIC	DWV	8	1000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7720F	Samples
ISO7721BDW	ACTIVE	SOIC	DW	16	40	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721B	Samples
ISO7721BDWR	ACTIVE	SOIC	DW	16	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721B	Samples
ISO7721D	ACTIVE	SOIC	D	8	75	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721	Samples
ISO7721DR	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721	Samples
ISO7721DW	ACTIVE	SOIC	DW	16	40	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721	Samples
ISO7721DWR	ACTIVE	SOIC	DW	16	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721	Samples
ISO7721DWV	ACTIVE	SOIC	DWV	8	64	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721	Samples
ISO7721DWVR	ACTIVE	SOIC	DWV	8	1000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
ISO7721FBDW	ACTIVE	SOIC	DW	16	40	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721FB	Samples
ISO7721FBDWR	ACTIVE	SOIC	DW	16	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721FB	Samples
ISO7721FD	ACTIVE	SOIC	D	8	75	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721F	Samples
ISO7721FDR	ACTIVE	SOIC	D	8	2500	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721F	Samples
ISO7721FDW	ACTIVE	SOIC	DW	16	40	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721F	Samples
ISO7721FDWR	ACTIVE	SOIC	DW	16	2000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	ISO7721F	Samples
ISO7721FDWV	ACTIVE	SOIC	DWV	8	64	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721F	Samples
ISO7721FDWVR	ACTIVE	SOIC	DWV	8	1000	RoHS & Green	NIPDAU	Level-2-260C-1 YEAR	-55 to 125	7721F	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF ISO7720, ISO7721 :

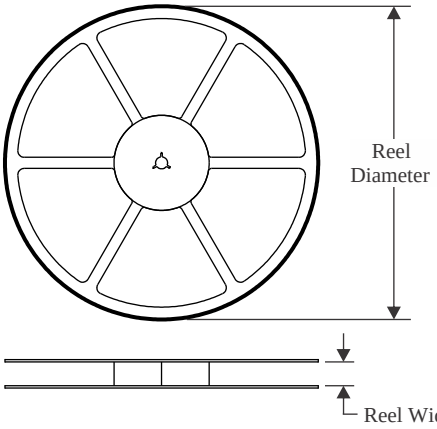
- Automotive : ISO7720-Q1, ISO7721-Q1

NOTE: Qualified Version Definitions:

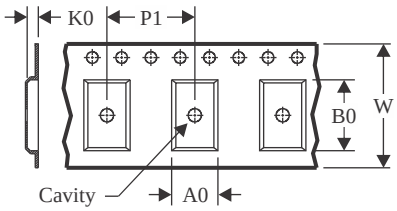
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

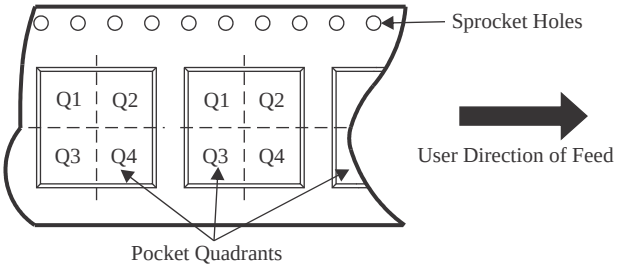


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

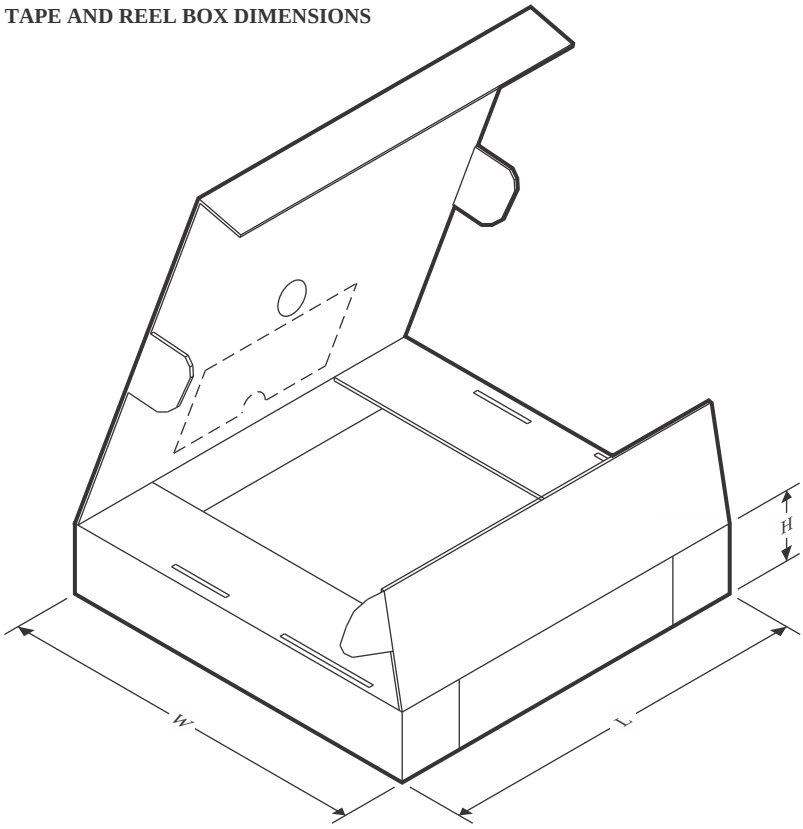


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7720DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7720DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7720DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7720DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7720DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7720DWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1
ISO7720DWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
ISO7720FDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7720FDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7720FDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7720FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7720FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7720FDWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1
ISO7720FDWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
ISO7721BDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721BDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7721DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7721DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7721DR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7721DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721DWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721DWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
ISO7721DWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1
ISO7721FBDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721FBDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721FDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7721FDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7721FDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
ISO7721FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721FDWR	SOIC	DW	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
ISO7721FDWVR	SOIC	DWV	8	1000	330.0	16.4	12.05	6.15	3.3	16.0	16.0	Q1
ISO7721FDWVR	SOIC	DWV	8	1000	330.0	16.4	12.15	6.2	3.05	16.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS

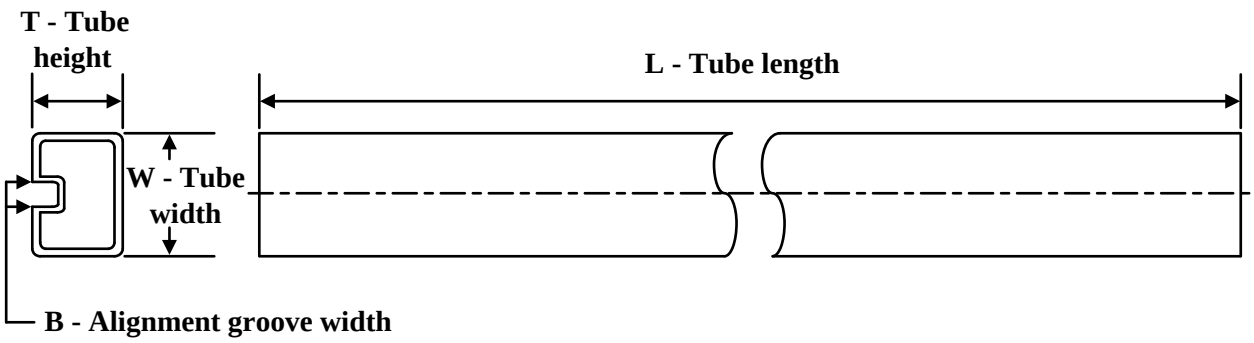


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO7720DR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7720DR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7720DR	SOIC	D	8	2500	353.0	353.0	32.0
ISO7720DWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7720DWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7720DWVR	SOIC	DWV	8	1000	356.0	356.0	35.0
ISO7720DWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
ISO7720FDR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7720FDR	SOIC	D	8	2500	353.0	353.0	32.0
ISO7720FDR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7720FDWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7720FDWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7720FDWVR	SOIC	DWV	8	1000	356.0	356.0	35.0
ISO7720FDWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
ISO7721BDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7721BDWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7721DR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7721DR	SOIC	D	8	2500	350.0	350.0	43.0

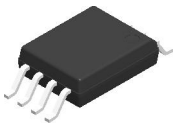
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
ISO7721DR	SOIC	D	8	2500	353.0	353.0	32.0
ISO7721DWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7721DWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7721DWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
ISO7721DWVR	SOIC	DWV	8	1000	356.0	356.0	35.0
ISO7721FBDWR	SOIC	DW	16	2000	350.0	350.0	43.0
ISO7721FBDWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7721FDR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7721FDR	SOIC	D	8	2500	350.0	350.0	43.0
ISO7721FDR	SOIC	D	8	2500	353.0	353.0	32.0
ISO7721FDWR	SOIC	DW	16	2000	356.0	356.0	35.0
ISO7721FDWR	SOIC	DW	16	2000	353.0	353.0	32.0
ISO7721FDWVR	SOIC	DWV	8	1000	350.0	350.0	43.0
ISO7721FDWVR	SOIC	DWV	8	1000	356.0	356.0	35.0

TUBE



*All dimensions are nominal

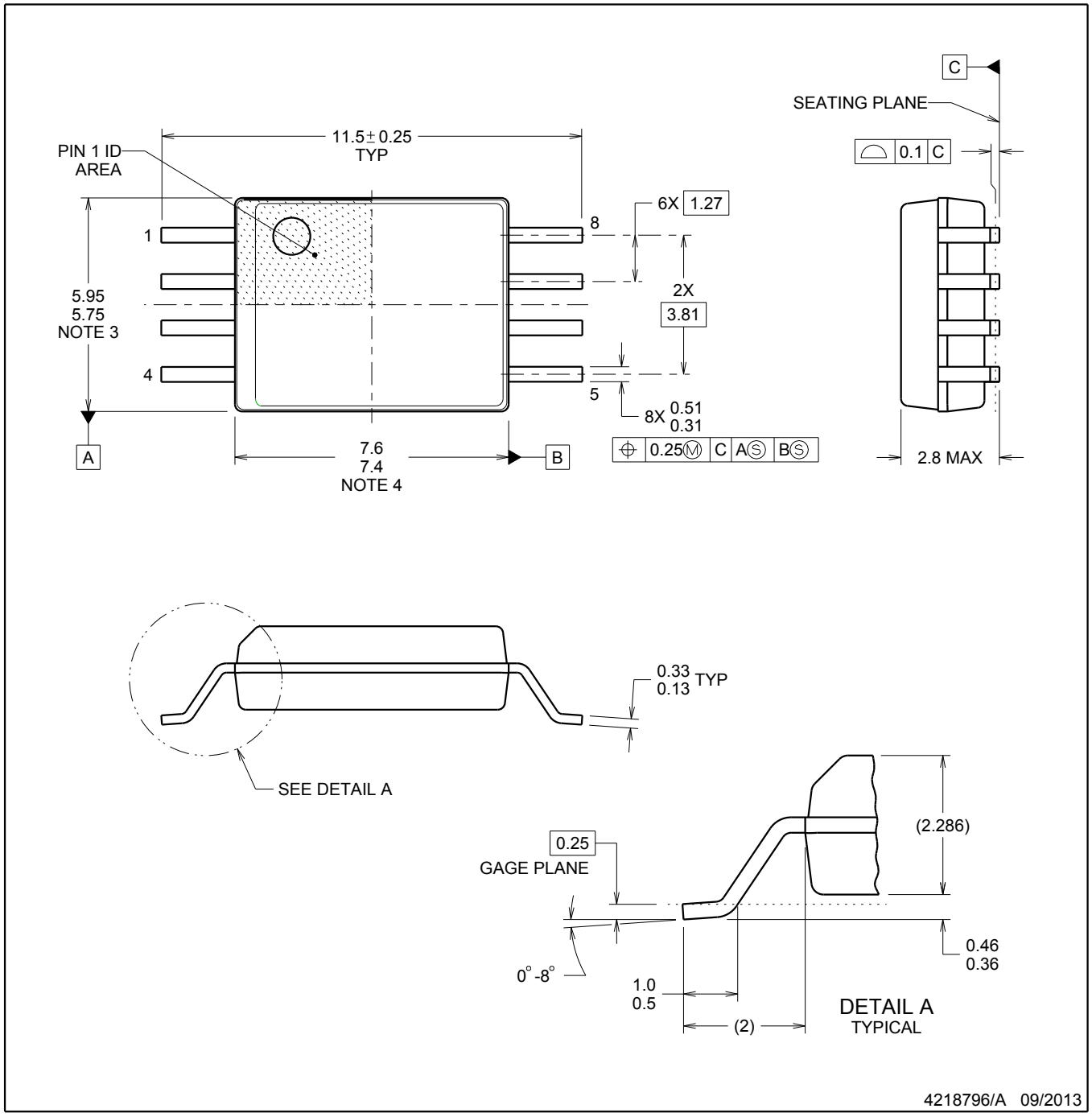
Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
ISO7720D	D	SOIC	8	75	505.46	6.76	3810	4
ISO7720DW	DW	SOIC	16	40	506.98	12.7	4826	6.6
ISO7720DW	DW	SOIC	16	40	507	12.83	5080	6.6
ISO7720DWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
ISO7720FD	D	SOIC	8	75	505.46	6.76	3810	4
ISO7720FDW	DW	SOIC	16	40	507	12.83	5080	6.6
ISO7720FDW	DW	SOIC	16	40	506.98	12.7	4826	6.6
ISO7720FDWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
ISO7721BDW	DW	SOIC	16	40	507	12.83	5080	6.6
ISO7721BDW	DW	SOIC	16	40	506.98	12.7	4826	6.6
ISO7721D	D	SOIC	8	75	505.46	6.76	3810	4
ISO7721DW	DW	SOIC	16	40	507	12.83	5080	6.6
ISO7721DW	DW	SOIC	16	40	506.98	12.7	4826	6.6
ISO7721DWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6
ISO7721FBDW	DW	SOIC	16	40	507	12.83	5080	6.6
ISO7721FBDW	DW	SOIC	16	40	506.98	12.7	4826	6.6
ISO7721FD	D	SOIC	8	75	505.46	6.76	3810	4
ISO7721FDW	DW	SOIC	16	40	506.98	12.7	4826	6.6
ISO7721FDW	DW	SOIC	16	40	507	12.83	5080	6.6
ISO7721FDWV	DWV	SOIC	8	64	505.46	13.94	4826	6.6



DWV0008A

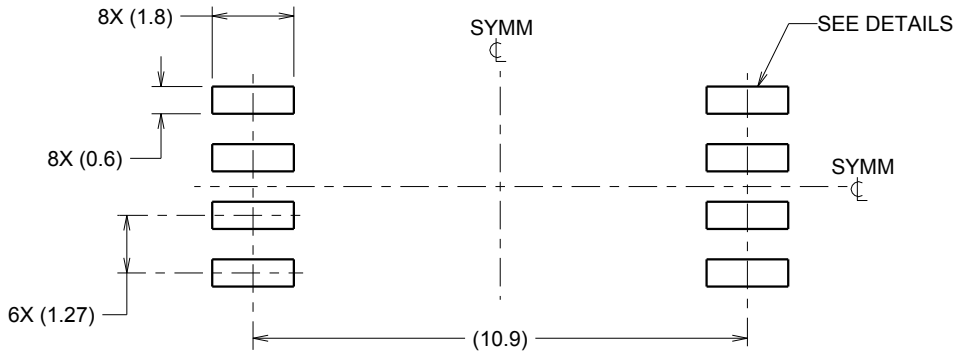
SOIC - 2.8 mm max height

SOIC

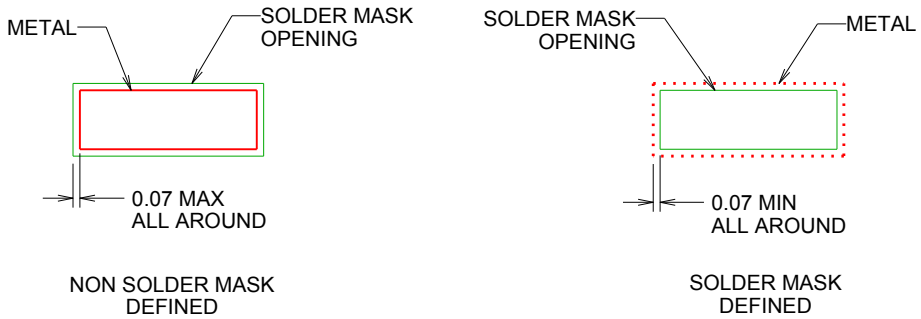


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.



LAND PATTERN EXAMPLE
9.1 mm NOMINAL CLEARANCE/CREEPAGE
SCALE:6X

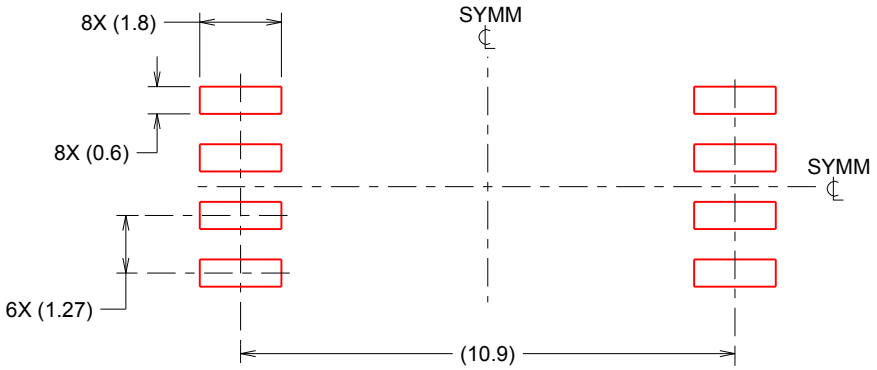


SOLDER MASK DETAILS

4218796/A 09/2013

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:6X

4218796/A 09/2013

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

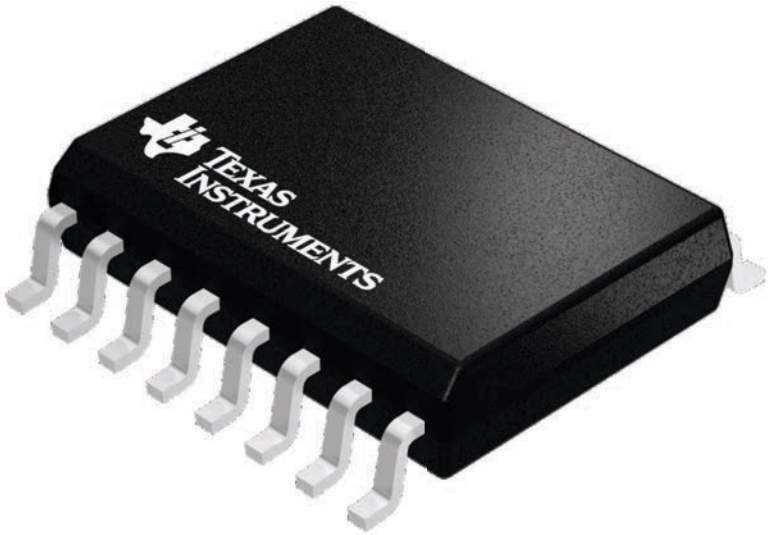
DW 16

SOIC - 2.65 mm max height

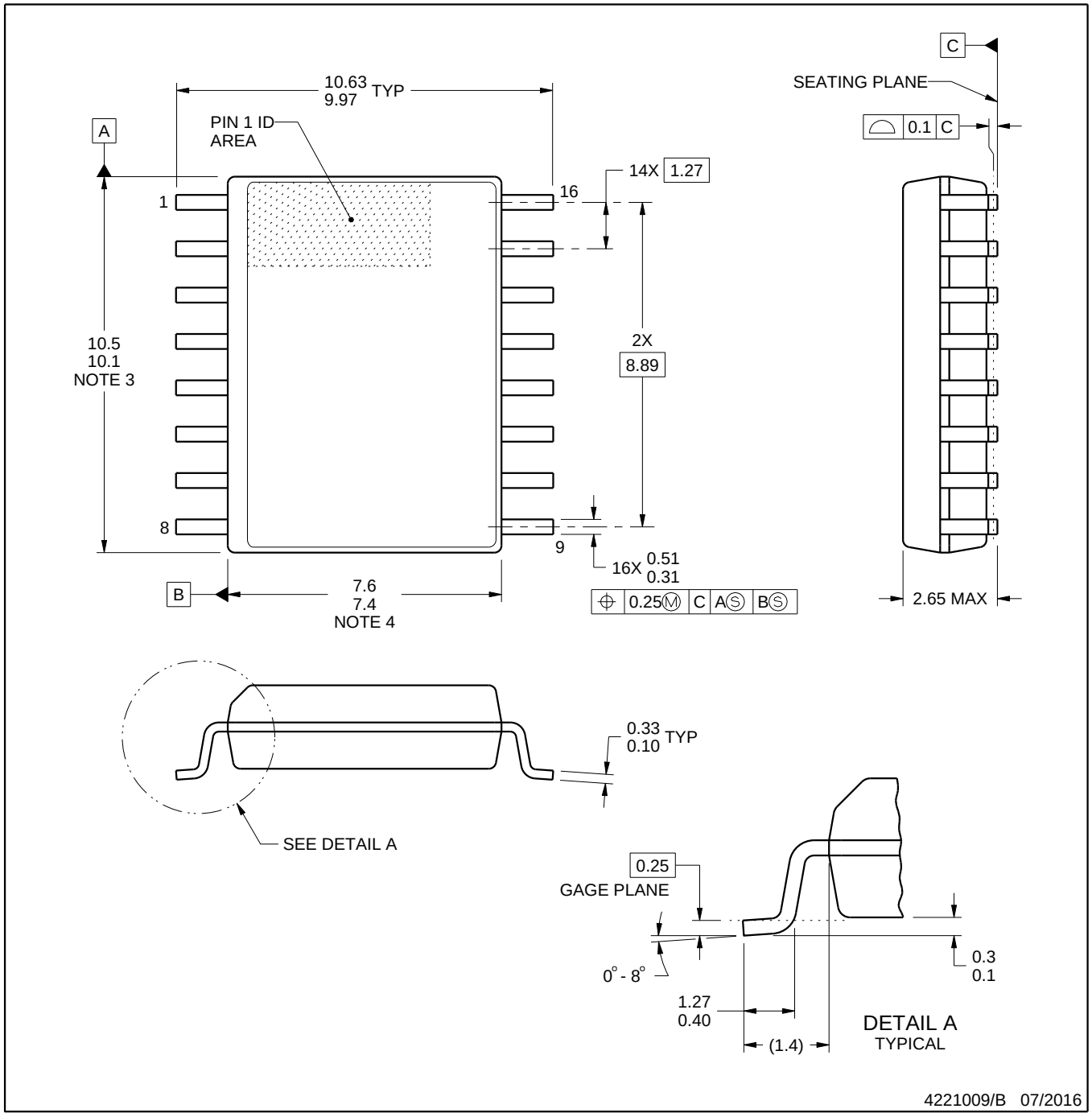
7.5 x 10.3, 1.27 mm pitch

SMALL OUTLINE INTEGRATED CIRCUIT

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

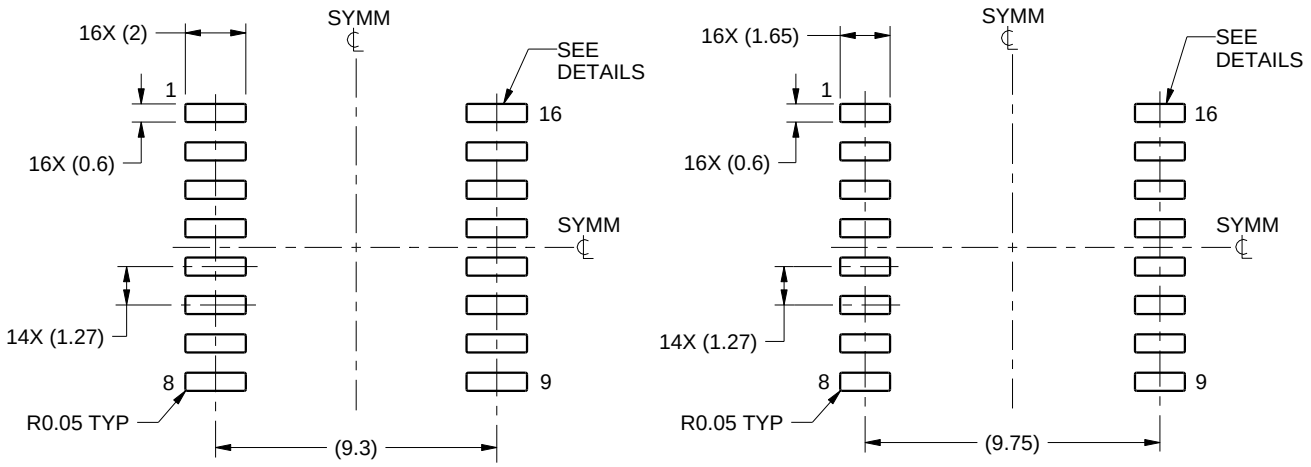


4224780/A



NOTES:

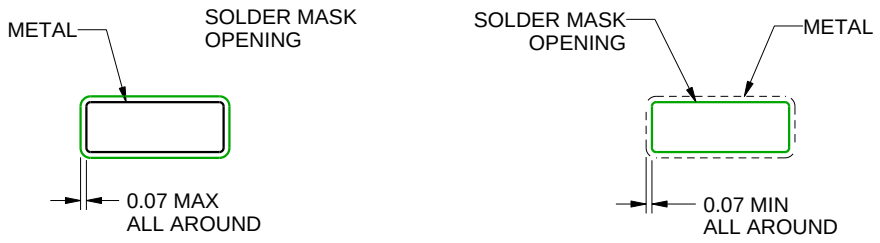
1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

LAND PATTERN EXAMPLE
SCALE:4X



NON SOLDER MASK DEFINED

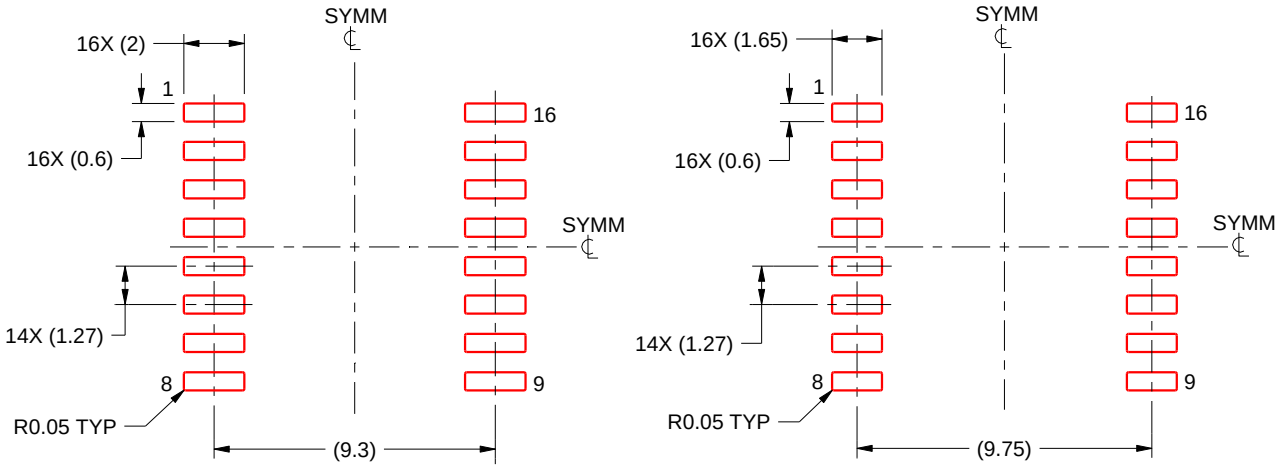
SOLDER MASK DEFINED

SOLDER MASK DETAILS

4221009/B 07/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

4221009/B 07/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司